

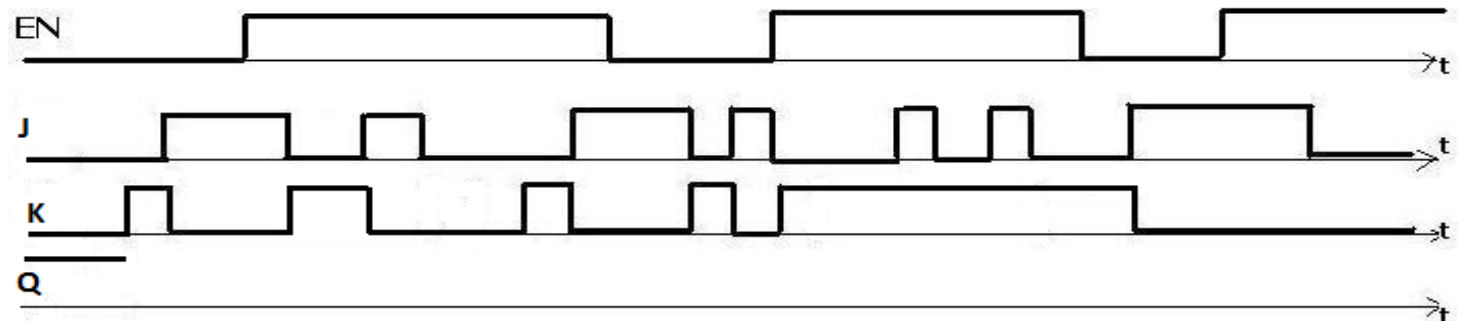
1° parte: 6 domande a risposta multipla [Valutazione BASE : 20 pt ; 5pt per ogni risposta esatta , -1pt per ogni risposta errata]

<p><b>1. Circuito sequenziale : le uscite all'istante <math>i</math> dipendono:</b></p> <p><input type="checkbox"/> solo dagli ingressi all'istante <math>i</math></p> <p><input type="checkbox"/> solo dalle uscite all'istante <math>i</math></p> <p><input type="checkbox"/> dagli ingressi all'istante <math>i</math> e dalle uscite all'istante <math>(i - 1)</math></p> <p><input type="checkbox"/> solo dagli ingressi all'istante <math>(i - 1)</math></p> <p><input type="checkbox"/> Nessuna delle precedenti</p>	<p><b>2. Il latch SR attivo basso è costituito da :</b></p> <p><input type="checkbox"/> da 2 porte NAND con doppia retroazione</p> <p><input type="checkbox"/> da 2 porte NOR con doppia retroazione</p> <p><input type="checkbox"/> da 2 porte AND con doppia retroazione</p> <p><input type="checkbox"/> da 2 porte OR con doppia retroazione</p> <p><input type="checkbox"/> Nessuna delle precedenti</p>
<p><b>3. La differenza tra LATCH e LATCH con Enable è che :</b></p> <p><input type="checkbox"/> il latch esegue i comandi sempre, il latch con enable li esegue solo se EN è attivo</p> <p><input type="checkbox"/> il latch è attivo basso , il latch con enable è attivo alto</p> <p><input type="checkbox"/> il latch con EN esegue i comandi solo se EN è disattivo</p> <p><input type="checkbox"/> il latch con EN commuta sul fronte di salita di EN</p> <p><input type="checkbox"/> Nessuna delle precedenti</p>	<p><b>4. Il circuito CRT del FF serve a :</b></p> <p><input type="checkbox"/> a raddoppiare il periodo di CK</p> <p><input type="checkbox"/> a rendere il circuito attivo alto</p> <p><input type="checkbox"/> a rendere il circuito attivo basso</p> <p><input type="checkbox"/> ad abilitare il FF con un treno di impulsi sincronizzati col fronte di salita o col fronte di discesa del CK</p> <p><input type="checkbox"/> Nessuna delle precedenti</p>
<p><b>5. Nella Famiglia Logica TTL i valori elettrici sono :</b></p> <p><input type="checkbox"/> <math>V_{IL} = 0 \div 0,4</math> [V]</p> <p><input type="checkbox"/> <math>V_{OL} = 0 \div 0,8</math> [V]</p> <p><input type="checkbox"/> <math>V_{IH} = 0,8 \div 2</math> [V]</p> <p><input type="checkbox"/> <math>V_{OH} = 2,4 \div 4,5</math> [V]</p> <p><input type="checkbox"/> Nessuno dei precedenti</p>	<p><b>6. Quale di questi circuiti MSI ha N ingressi e <math>2^N</math> uscite ?</b></p> <p><input type="checkbox"/> Decoder</p> <p><input type="checkbox"/> Encoder</p> <p><input type="checkbox"/> Mux</p> <p><input type="checkbox"/> Demux</p> <p><input type="checkbox"/> Nessuno dei precedenti</p>

7. Schemi di : LATCH D e LATCH JK con Enable, con relative Tavole di Verità. [ 10 pt ]

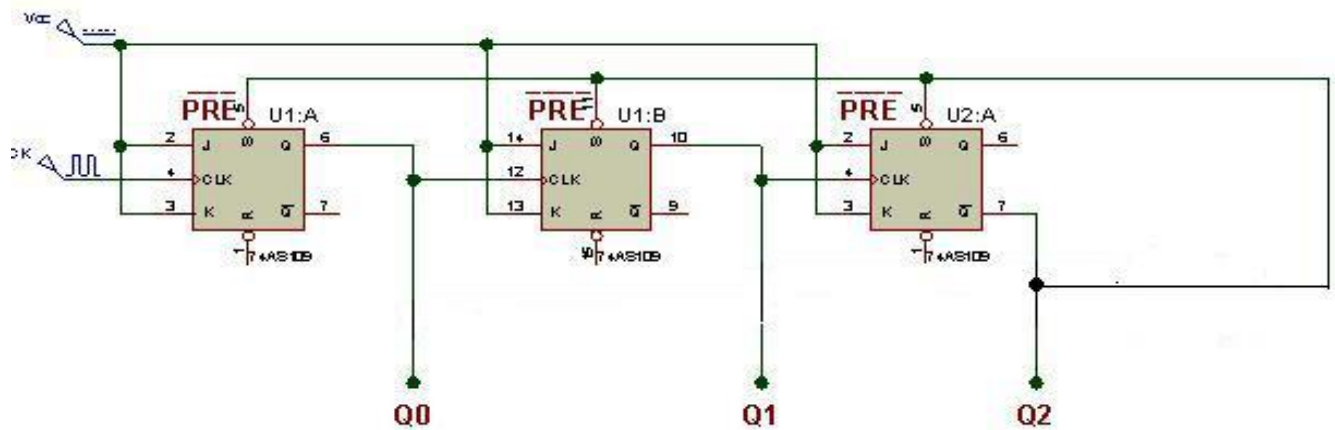
8. Realizzare con un MUX la funzione logica  $Y = \bar{A}\bar{B} + CD + ABC$  (SPIEGARE !) [ 10 pt ]

9. Disegnare il grafico di Q, scrivendo il nome dei comandi [ 12 pt ]



10. Disegnare lo schema circuitale di un Contatore Asincrono DOWN Modulo 16, con FF n.e.t. [ 8 pt ]

11. Che tipo di conteggio effettua questo circuito e a quale numero ricicla ? [ 10 pt ]



**VALUTAZIONE**

Base	1	2	3	4	5	6	7	8	9	10	11	TOT	Voto
20													

Il punteggio totale verrà diviso per 10 e approssimato. Eventuali punteggi tra 0 e 20 pt saranno registrati come 2/10 .

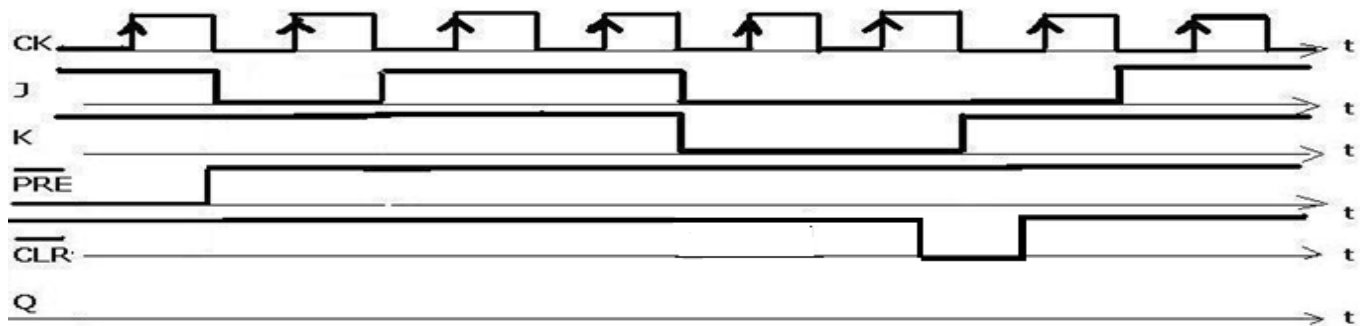
1° parte: 6 domande a risposta multipla [Valutazione BASE : 20 pt ; 5pt per ogni risposta esatta , -1pt per ogni risposta errata]

<p><b>1. Circuito combinatorio : le uscite all'istante <math>i</math> dipendono:</b></p> <ul style="list-style-type: none"> <li><input type="checkbox"/> solo dagli ingressi all'istante <math>i</math></li> <li><input type="checkbox"/> solo dalle uscite all'istante <math>i</math></li> <li><input type="checkbox"/> dagli ingressi all'istante <math>i</math> e dalle uscite all'istante <math>(i - 1)</math></li> <li><input type="checkbox"/> solo dalle uscite all'istante <math>(i - 1)</math></li> <li><input type="checkbox"/> Nessuna delle precedenti</li> </ul>	<p><b>2. Il latch SR con EN è costituito da :</b></p> <ul style="list-style-type: none"> <li><input type="checkbox"/> da 2 porte NAND con doppia retroazione</li> <li><input type="checkbox"/> da 2 porte NOR con doppia retroazione</li> <li><input type="checkbox"/> da 4 porte AND con doppia retroazione</li> <li><input type="checkbox"/> da 4 porte NOR con doppia retroazione</li> <li><input type="checkbox"/> Nessuna delle precedenti</li> </ul>
<p><b>3. La differenza tra FF e LATCH con Enable è che :</b></p> <ul style="list-style-type: none"> <li><input type="checkbox"/> il FF esegue i comandi sempre, il latch con enable li esegue solo se EN è attivo</li> <li><input type="checkbox"/> il FF è attivo basso, il latch con enable è attivo alto</li> <li><input type="checkbox"/> il latch con EN esegue i comandi solo se EN è al livello basso</li> <li><input type="checkbox"/> il FF esegue i comandi solo sul fronte attivo di CK, il latch con enable li esegue solo se EN è attivo</li> <li><input type="checkbox"/> Nessuna delle precedenti</li> </ul>	<p><b>4. Riceve i dati in ingresso in parallelo e li fa uscire in serie :</b></p> <ul style="list-style-type: none"> <li><input type="checkbox"/> registro SISO</li> <li><input type="checkbox"/> registro PISO</li> <li><input type="checkbox"/> registro PIPO</li> <li><input type="checkbox"/> registro SIPO</li> <li><input type="checkbox"/> Nessuna delle precedenti</li> </ul>
<p><b>5. Nella Famiglia Logica TTL i valori elettrici sono :</b></p> <ul style="list-style-type: none"> <li><input type="checkbox"/> <math>V_{IL} = 0 \div 0,8</math> [V]</li> <li><input type="checkbox"/> <math>V_{OL} = 0,4 \div 0,8</math> [V]</li> <li><input type="checkbox"/> <math>V_{IH} = 0,8 \div 2</math> [V]</li> <li><input type="checkbox"/> <math>V_{OH} = 2 \div 4,5</math> [V]</li> <li><input type="checkbox"/> Nessuna delle precedenti</li> </ul>	<p><b>6. Quale di questi circuiti MSI ha <math>2^N</math> IN, N selettori, 1 OUT ?</b></p> <ul style="list-style-type: none"> <li><input type="checkbox"/> Decoder</li> <li><input type="checkbox"/> Encoder</li> <li><input type="checkbox"/> Mux</li> <li><input type="checkbox"/> Demux</li> <li><input type="checkbox"/> Nessuna delle precedenti</li> </ul>

7. Schemi di : LATCH SR e LATCH JK con Enable, con relative Tavole di Verità. [ 10 pt ]

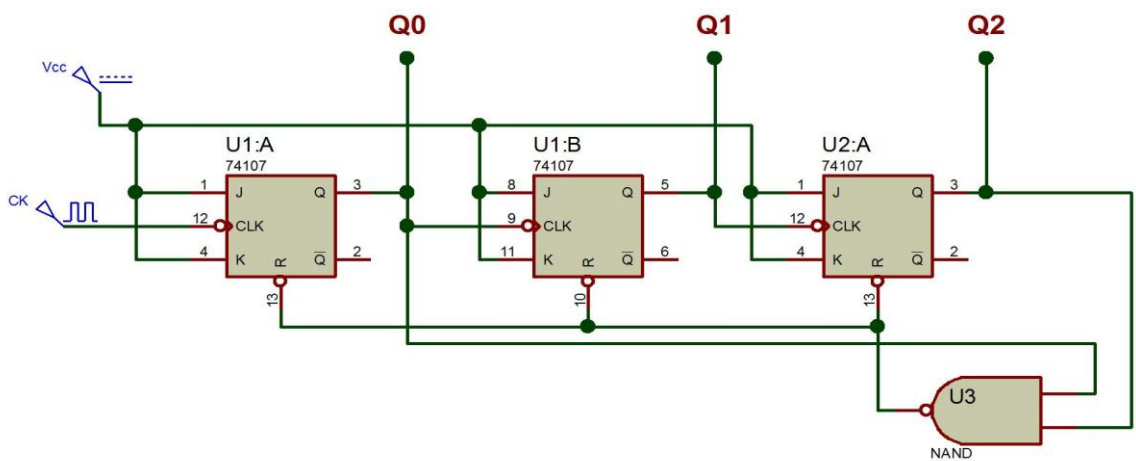
8. Realizzare con un MUX la funzione logica  $Y = \bar{A}B + AC$  (SPIEGARE ! ) [ 10 pt ]

9. Disegnare il grafico di Q , scrivendo il nome dei comandi [ 12 pt ]



10. Disegnare lo schema circuitale di un Contatore Asincrono UP Modulo 16, con FF p.e.t. [ 8 pt ]

11. Che tipo di conteggio effettua questo circuito e a quale numero ricicla ? [ 10 pt ]



**VALUTAZIONE**

Base	1	2	3	4	5	6	7	8	9	10	11	TOT	Voto
20													

Il punteggio totale verrà diviso per 10 e approssimato. Eventuali punteggi tra 0 e 20 pt saranno registrati come 2/10 .