

M286- ESAME DI STATO DI ISTITUTO TECNICO INDUSTRIALE

CORSO DI ORDINAMENTO

Indirizzo: ELETTRONICA E TELECOMUNICAZIONI

Tema di: TELECOMUNICAZIONI
PROGETTAZIONE E TELECOMUNICAZIONI

Sessione d'esame: 2013

**Soluzione della prova
a cura di Pierpaolo Maini**

Punto 1

Per calcolare la precisione nella conversione analogica digitale occorre dimensionare il numero di bit del convertitore.

Sapendo che il *quanto* Q della conversione è dato da $Q = \frac{V_{FS}}{2^n}$, dove V_{FS} è la massima variazione della tensione in ingresso al convertitore ed n il numero dei bit del dato digitale, e che l'errore di conversione ε è dato da $\varepsilon = \frac{Q}{2}$, si può ricavare l'errore relativo in percentuale:

$$\varepsilon_{\%} = \frac{1}{2^{n+1}} \cdot 100$$

Poiché la richiesta del tema è che tale errore sia inferiore allo 0.5%, si possono ottenere i bit necessari alla codifica:

$$\frac{1}{2^{n+1}} \leq \frac{0.5}{100} \text{ da cui } n \geq (\log_2 200) - 1$$

risolvendo si ottiene

$$n > 6,64 \text{ e quindi } n = 7 \text{ bit}$$

In pratica dispositivi commerciali di conversione ed i dispositivi di trasmissione e ricezione lavorano almeno ad 8 bit, per cui si preferisce scegliere un **numero n di bit uguale ad 8**.

Così facendo la precisione è decisamente superiore al requisito richiesto e l'errore relativo percentuale è pari a:

$$\varepsilon_{\%} = \frac{1}{2^{8+1}} \cdot 100 = 0,195 \%$$

Per quel che riguarda la velocità minima di cifra della linea, qui chiamata anche frequenza di bit f_{bit} , si applica la seguente formula valida per le trasmissioni multiple TDM-PCM

$$f_{bit} = f_c \cdot n_{bit} \cdot N_{Canali}$$

f_c è la frequenza di campionamento che per il teorema di Shannon deve essere superiore al doppio della frequenza massima del segnale analogico (nel caso in esame 200 Hz). Il testo afferma che tale

frequenza deve prevedere quattro campioni per periodo, quindi un valore di 4 volte la frequenza massima del segnale analogico:

$$f_c = 4 \cdot f_{\max} = 4 \cdot 200 = 800 \text{ Hz}$$

Il numero dei canali N_{canali} è dato dalla somma dei segnali che si vogliono monitorare (9 sensori) e dei canali di servizio (uno solo, quello di sincronismo). Quindi $N_{canali}=10$.

Quindi si calcola il valore della frequenza di bit f_{bit}

$$f_{bit} = f_c \cdot n_{bit} \cdot N_{Canali} = 800 \cdot 8 \cdot 10 = 64 \text{ Kbit/sec}$$

Punto 2

Per rispettare la precisione richiesta occorre che il segnale analogico inviato al convertitore sfrutti tutta la dinamica di ingresso all'ADC, che il testo indica di 0÷5 V.

Quindi avendo una dinamica fornita dai sensori pari a 90 mV, il fattore F di amplificazione è dato da

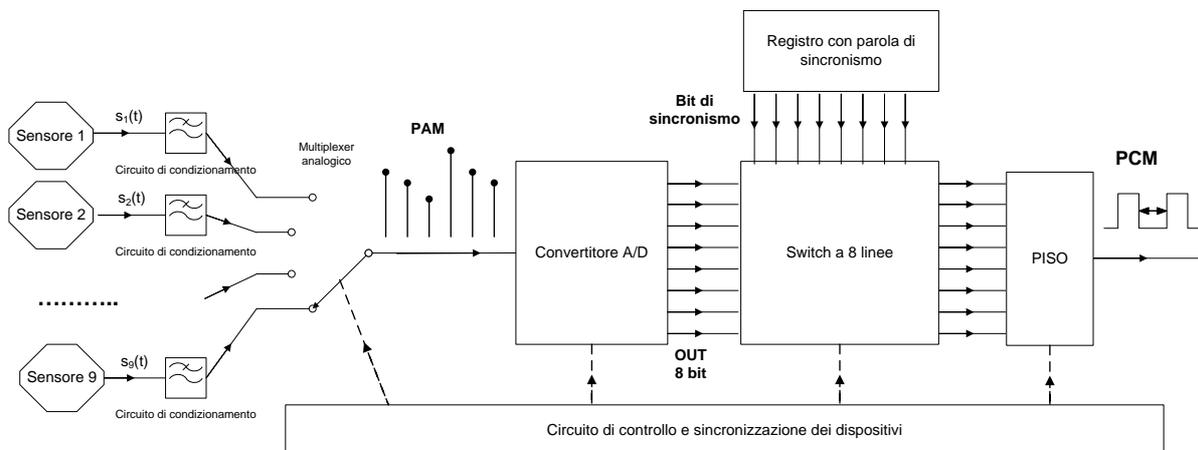
$$F = \frac{5V}{90mV} = 55,55$$

Tale amplificazione può essere facilmente realizzata con un amplificatore operazionale in configurazione non invertente.

Nel tema non si accenna ai valori minimo e massimo forniti dai sensori. Se tali valori non coincidono rispettivamente con 0 e 90 mV, è necessario che l'amplificatore sopracitato generi anche un offset sul segnale di uscita per far corrispondere, al valore minimo in uscita ai sensori, il valore di 0 V in ingresso all'ADC e al valore massimo in uscita ai sensori, il valore di 5 V in ingresso all'ADC.

Punto 3

Si propone il seguente schema:



Il circuito di condizionamento comprende sia l'amplificatore di guadagno $F=55,55$ sia l'eventuale sommatore per modificare l'offset del segnale in ingresso all'ADC, sia soprattutto un filtro anti-aliasing per evitare errori nel campionamento per disturbi spuri a frequenze elevate.

Tale filtro sarà di tipo passa-basso di un ordine almeno pari a 2, di tipo Butterworth, realizzabile in modo attivo con amplificatori operazionali.

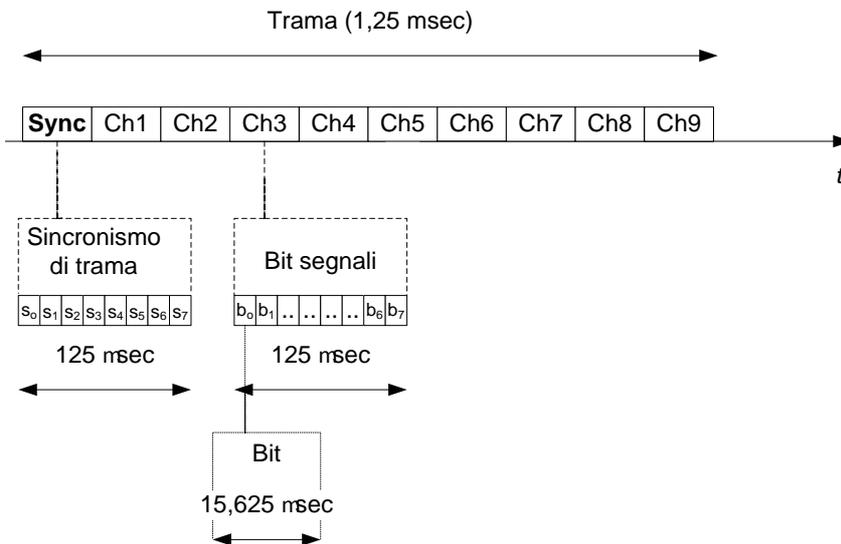
Lo switch a 8 linee serve per commutare le linee in ingresso dal convertitore (ogni 9 segnali) con quelle del registro che contiene la parola digitale di sincronismo della trama.

Il registro PISO serve per acquisire gli 8 bit di ogni campione ed inviarli in seriale sulla linea di uscita.

Il sincronismo tra le uscite dei vari blocchi sarà comandato da circuiti di temporizzazione che emetteranno segnali di comando ai vari circuiti in modo controllato.

Punto 4

Si rappresenta il grafico temporale della trama composta dai 9 canali contenuti i segnali provenienti dai sensori ed il canale di sincronismo, posto all'inizio della trama.



Punto 5

Supponendo che la linea consenta una trasmissione alla frequenza di 96 Kbit/sec, è possibile migliorare la risoluzione della conversione analogica/digitale. Applicando la formula precedente del calcolo della frequenza di bit, si ricava

$$n_{bit} = \frac{f_{bit}}{f_c \cdot N_{Canali}} = \frac{96 \cdot 10^3}{800 \cdot 10} = 12 \text{ bit}$$

In tale caso la precisione è sicuramente migliorata, portando l'errore di conversione relativo percentuale al valore di

$$\epsilon_{\%} = \frac{1}{2^{12+1}} \cdot 100 = 0,0122 \%$$

Punto 6

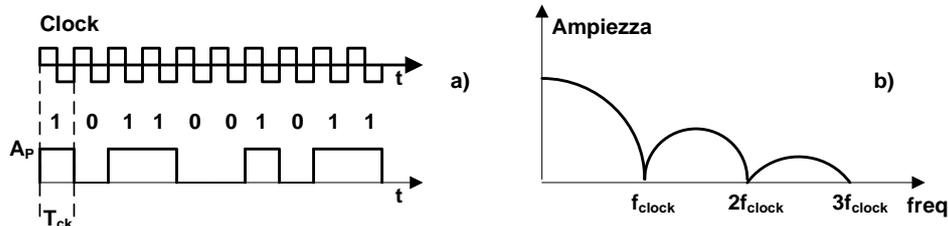
Per la trasmissione numerica sono possibili diverse tipologie di codifiche di linea, ognuna delle quali presenta vantaggi e svantaggi legati soprattutto alla banda occupata, alla ricezione del segnale di clock, all'immunità all'errore in trasmissione, alla semplicità dei circuiti di trasmissione e ricezione.

Per un approfondimento sui principali codici di linea si rimanda all'unità di apprendimento 14 (sezione 14 B il canale digitale) del testo **TELECOMUNICAZIONI (articolazione informatica) di Enrico Ambrosini, Ippolito Perlasca, Pierpaolo Maini — 2012 Tramontana editore.**

Si riportano qui alcuni estratti dal testo citato

Codice NRZ (*Not Return to Zero*)

È il codice più utilizzato nei circuiti digitali.



Codice NRZ: segnale nel tempo (a) e spettro medio (b).

I vantaggi di questo codice risiedono nella sua semplicità e compatibilità con tutti i dispositivi integrati digitali. *Un limite è dato dalla presenza della componente continua e dalle ampiezze maggiori nelle armoniche a bassa frequenza che potrebbero essere eliminate dai circuiti di disaccoppiamento della componente continua.*

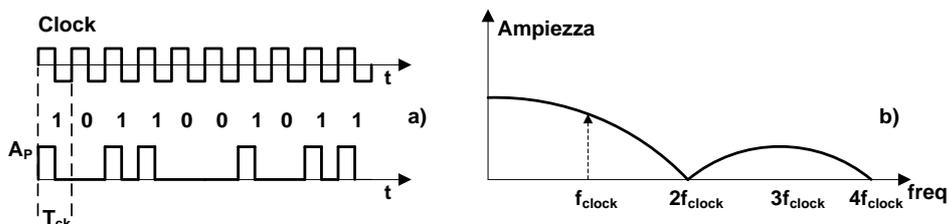
Il limite maggiore è dato dalla mancanza della riga di clock, in quanto per tale frequenza lo spettro assume un valore nullo: ciò impedisce l'estrazione del segnale di temporizzazione e quindi blocca il processo di ricezione.

Codice NRZI (*Not return to Zero Inverted*)

Un leggero miglioramento delle prestazioni si ha con il codice **NRZI** dove in corrispondenza dei bit "1" il segnale cambia il livello di ampiezza (da A_P a 0 o viceversa) mentre per il bit "0" il segnale rimane al livello precedente. In tal modo si riescono ad avere transizioni anche per lunghe sequenze di "1" ma non per sequenze di "0" consecutivi.

Codice RZ (*Return to Zero*)

Questo codice ha un andamento simile all'NRZ ma l'impulso del bit "1" ha una durata pari a metà del tempo di clock T_{ck} . Come mostrato in figura gli andamenti nel tempo e in frequenza sono simili, ma per la durata ridotta nel tempo del livello alto, nello spettro si ha un raddoppio della banda e compare la riga alla frequenza di clock, permettendo così l'estrazione della temporizzazione.



Codice RZ: segnale nel tempo (a) e spettro medio (b).

Codice AMI (*Alternate Mark Inversion*)

Il bit "1" assume la forma rettangolare del codice RZ (durata pari a $T_{ck}/2$) ma alterna la polarità tra il valore positivo $+A_P$ ed il valore negativo $-A_P$. In questo modo si annulla la componente continua e diminuiscono i valori delle armoniche a bassa frequenza.

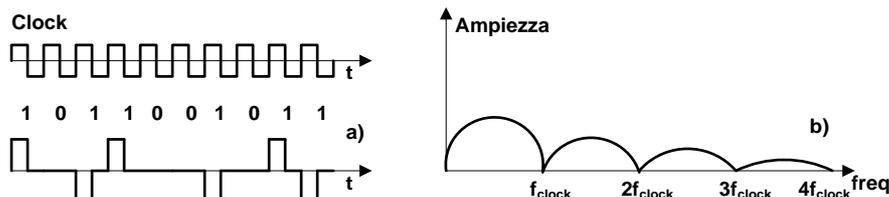


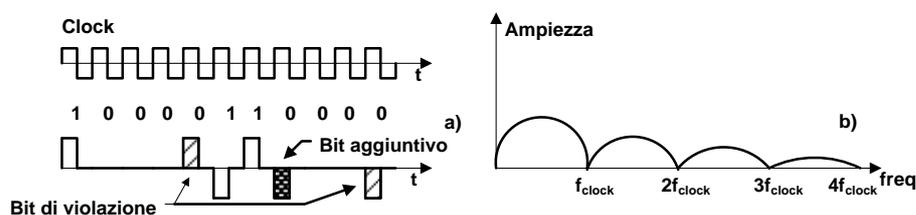
Figura 4 –Codice AMI: a) segnale nel tempo; b) spettro medio

Codice HDB3 (High Density Bipolar 3-zeroes).

Per ovviare al problema dell'estrazione del clock per lunghe sequenze di bit "0", si può utilizzare il codice **HDB3**. Il codice presenta le stesse caratteristiche del codice AMI, per cui ha le stesse caratteristiche temporali e spettrali, ma prevede che, nel caso si debbano inviare più di 3 bit "0" consecutivi, al quarto bit "0" si trasmetta un impulso rettangolare, chiamato **bit di violazione**, con polarità identica all'ultimo impulso inviato. La violazione dell'alternanza di polarità permette al circuito di ricezione di non confonderlo con un bit "1" e decodificarlo come bit "0".

Nel caso tra due sequenze di almeno quattro bit "0" (cioè tra due bit di violazione) vi siano un numero pari di bit "1", i due bit di violazione avrebbero la stessa polarità e genererebbero un componente continua; per eliminare questo limite, in questo (e solo in questo) caso il primo bit "0", chiamato **bit aggiuntivo** o di bipolarità, assume la stessa forma di un bit "1" (con l'alternanza di polarità). Per la decodifica corretta il ricevitore avrà un registro di memoria ed in seguito alla ricezione di un bit di violazione, a ritroso riconoscerà che il quarto bit precedente corrisponde ad un bit "0".

Un esempio di una codifica HDB3 con l'indicazione dei bit di violazione ed aggiuntivo è mostrata in figura.

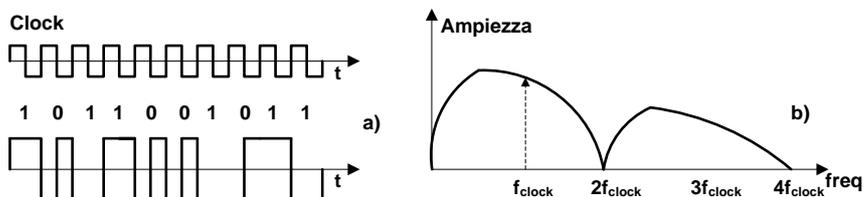


Codice HDB3: segnale nel tempo (a) e spettro medio (b).

Codice CMI (Coded Mark Inversion)

Il codice **CMI** è un codice bipolare utilizzato nelle linee telefoniche a 140 Mbit/sec. Il bit "1" ha una forma rettangolare di durata pari a T_{ck} , con polarità alternata dal valore positivo $+A_P$ al valore negativo $-A_P$. Il bit "0" invece assume la forma di onda rettangolare di periodo T_{ck} con la prima metà di ampiezza $-A_P$ e la seconda di ampiezza $+A_P$ indipendentemente dai bit precedenti. L'andamento temporale e lo spettro sono illustrati in figura.

L'unico limite di questo codice è l'occupazione di banda superiore ai codice precedenti.

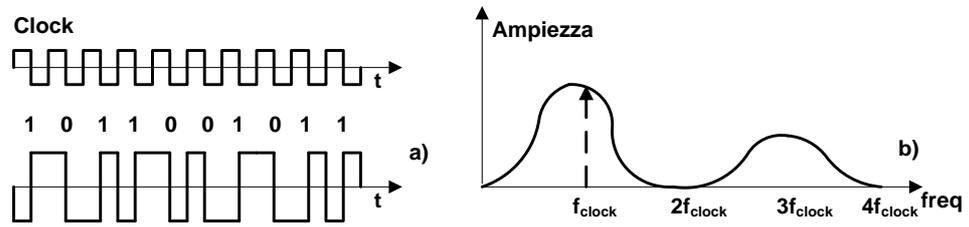


Codice CMI: segnale nel tempo (a) e spettro medio (b).

Codice Manchester (o bifase)

È utilizzato nelle reti locali Ethernet 10BASE-T.

Come si vede in figura, per ogni bit si trasmette un periodo di onda quadra simile al segnale di clock, in fase per il bit "0" e sfasata di 180° per il bit "1". In tal modo il codice non ha componente continua, presenta la riga di clock anche per lunghe sequenze sia di bit "0" che di bit "1".



Codice Manchester: segnale nel tempo (a) e spettro medio (b).