

SIMULAZIONE 3° PROVA SCRITTA ESAME DI STATO - Tipologia B

Materia : ELETTRONICA & ELETTRONICA

1. SVILUPPO IN SERIE DI FOURIER

a) Scrivere l'espressione generale dello sviluppo in serie di Fourier per un segnale **periodico** $f(t)$;

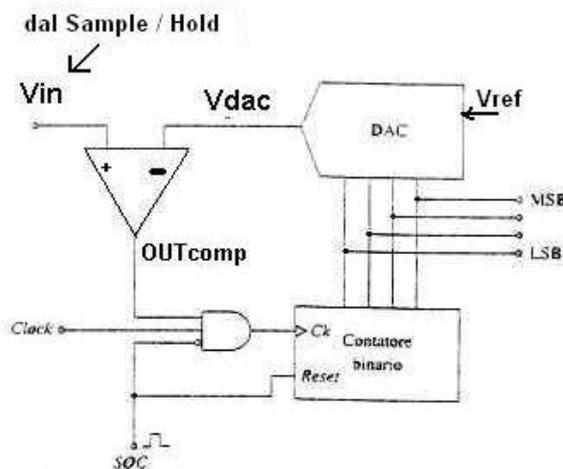
$$f(t) = C_0 + \sum A_k \sin(k \cdot 2\pi f_0 \cdot t) + \sum B_k \cos(k \cdot 2\pi f_0 \cdot t) \quad \text{dove } f_0 = 1 / T_0$$

b) Se $f(t)$ è alternata pari , lo sviluppo è composto dalle sole armoniche **cosinusoidali**Se $f(t)$ è alternata dispari , lo sviluppo è composto dalle sole armoniche **sinusoidali**Se $f(t)$ NON è alternata, è **presente anche il termine C_0 [valor medio di $f(t)$]**

Se $f(t)$ è un'onda quadra pari unipolare positiva con frequenza f_0 e duty cycle **20%** , le righe dello spettro saranno modulate dalla funzione **$A \cdot \sin(x) / x$ dove $x = k\pi \cdot \tau / T$ e $A = 2V_{pp} \cdot \tau / T$** e ogni lobo conterrà **4** righe non nulle ; nel 1° lobo avranno segno **positivo**, nel 2° lobo **negativo**, nel 3° **positivo**, ecc.

2. CONVERSIONE A/D

Descrivere, concisamente, il funzionamento di un ADC a scelta, disegnandone anche lo schema a blocchi.



Funzionamento : il comando di conversione **SOC** inizializza il sistema azzerando il contatore tramite l'ingresso di **Reset** e abilitando successivamente, tramite la porta **AND**, il conteggio degli impulsi di clock.

L'uscita del contatore, convertita dal DAC, fornisce una tensione **V_{dac}** crescente con andamento a gradinata, per questo motivo viene anche chiamato convertitore a rampa digitale.

Quando questa tensione raggiunge e supera lievemente il valore di **V_{in}** , il comparatore commuta portando **OUT_{comp}** a 0 e disabilitando il conteggio.

Il numero di impulsi conteggiati dal contatore è proporzionale a **V_{in}** e il tempo di conversione dipende dal valore di **V_{in}**

(si assume come tempo di conversione quello relativo al caso peggiore , cioè **$V_{in} = V_{ref}$** , per cui **$T_{conv} = 2^N \cdot T_{CK}$**)

Per una data frequenza di campionamento e per un dato numero di bit d'uscita, il convertitore a conteggio richiede una frequenza di clock **molto più elevata** di quella utilizzata da un convertitore ad approssimazioni successive.

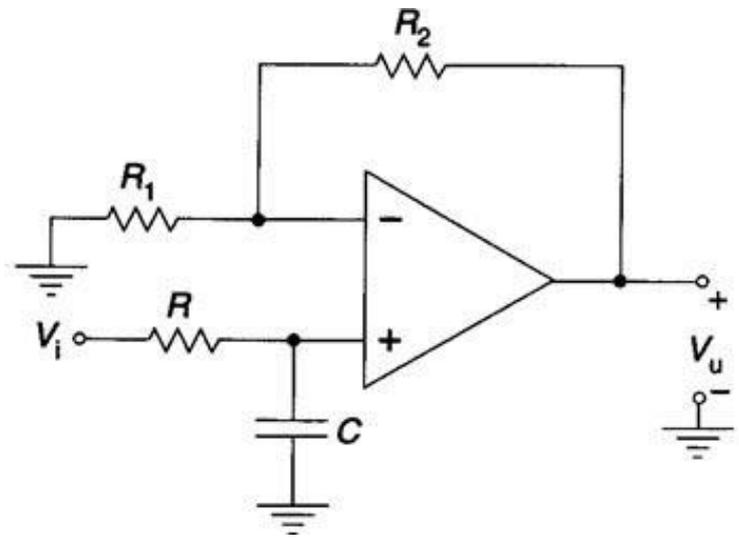
Per **N** bit di uscita occorre prevedere un tempo di conversione pari a **2^N** cicli di clock Perciò i convertitori a rampa digitale si prestano per applicazioni in cui la frequenza di campionamento sia **inferiore a 100 [kHz]**

3. FILTRI ATTIVI

a) Schema e Funzione di Trasferimento del Filtro Attivo **PASSA BASSO RC NON** invertente del 1° ordine

$$\bar{G} = \bar{Z}_c / (R + \bar{Z}_c) * (1 + [R_2 / R_1])$$

$$\bar{G}(j\omega) = \frac{1}{1 + j\omega RC} (1 + R_2 / R_1)$$



b) Dimensionamento dei componenti in modo che $G_{LF} = 34$ [dB] $f_t = 800$ [Hz]

$$1) \quad G_{LF} = 34$$
 [dB] $\ggggg \quad G_{LF} = 10^{34/20} = 50 = 1 + R_2/R_1 \quad \ggggg \quad R_2/R_1 = 49$

ricavabile senza uso di calcolatrice, infatti :

- $34 = 40 - 6$ [dB]
- 40 [dB] corrisponde al rapporto numerico 100
- sottrarre 6 [dB] significa dividere il rapporto 100 per $2 \ggggg 50$

$$\text{ad es. : } R_1 = 1$$
 [KΩ] $\ggggg \quad R_2 = 49$ [KΩ]

$$2) \quad f_t = 1 / 2\pi RC \quad \text{pongo } C = 10$$
 [nF] $\ggggg \quad R = 1 / 2\pi f_t * C = 1 / 2\pi * 800 * 10^{-8}$

$$R = 10^6 / 16\pi \approx 20$$
 [KΩ]

c) Curve di Bode del Modulo di $G(j\omega)$

