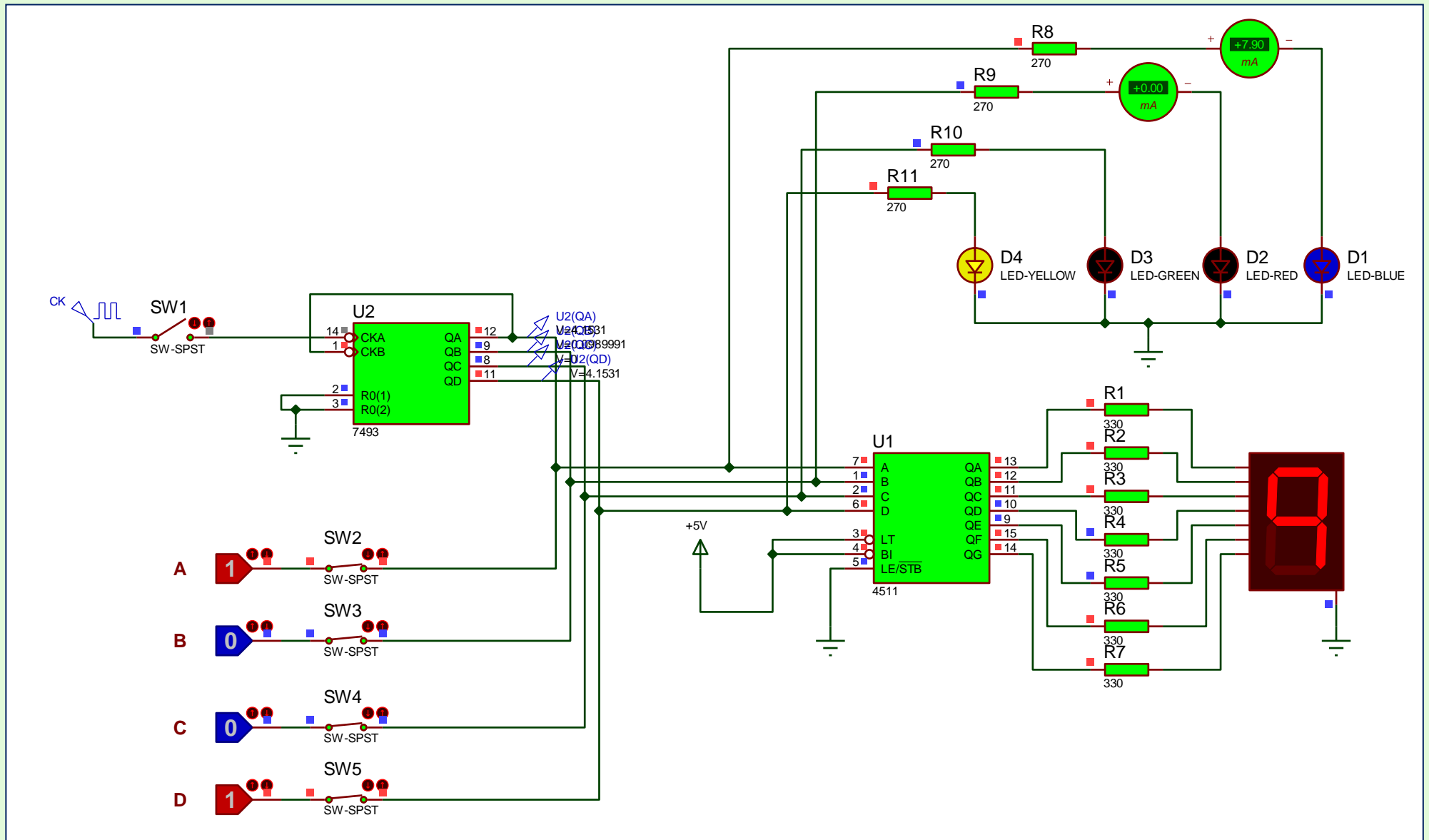


CIRCUITI LOGICI SEQUENZIALI e COMBINATORI : COUNTER 7493 + DECODER/DRIVER 4511 + DISPLAY a 7 seg. LED



Schema circuitale 1

1. DISPLAY A 7 SEGMENTI LED (fig. 3)

Ve ne sono di 2 tipi :

a) **ad anodo comune** : tutti gli anodi dei LED sono collegati insieme ad un unico pin esterno, che va connesso a $V_{cc} = +5 [V]$ (fig. 2)

Ciascun catodo fa capo ad un pin esterno (a,b,c,d,e,f,g) che dovrà essere collegato alle uscite, ATTIVE BASSE, di un apposito Decoder / driver, es : 4510

b) **a catodo comune** : tutti i catodi dei LED sono collegati insieme ad un unico pin esterno, che va connesso a GND (fig. 1)

Ciascun anodo fa capo ad un pin esterno (a,b,c,d,e,f,g) che dovrà essere collegato alle uscite, ATTIVE ALTE, di un apposito Decoder / driver, es : 4511

Fra le uscite del decoder e il display si interpongono dei Resistori di protezione, di valore compreso tra 270 e 330 [Ω]

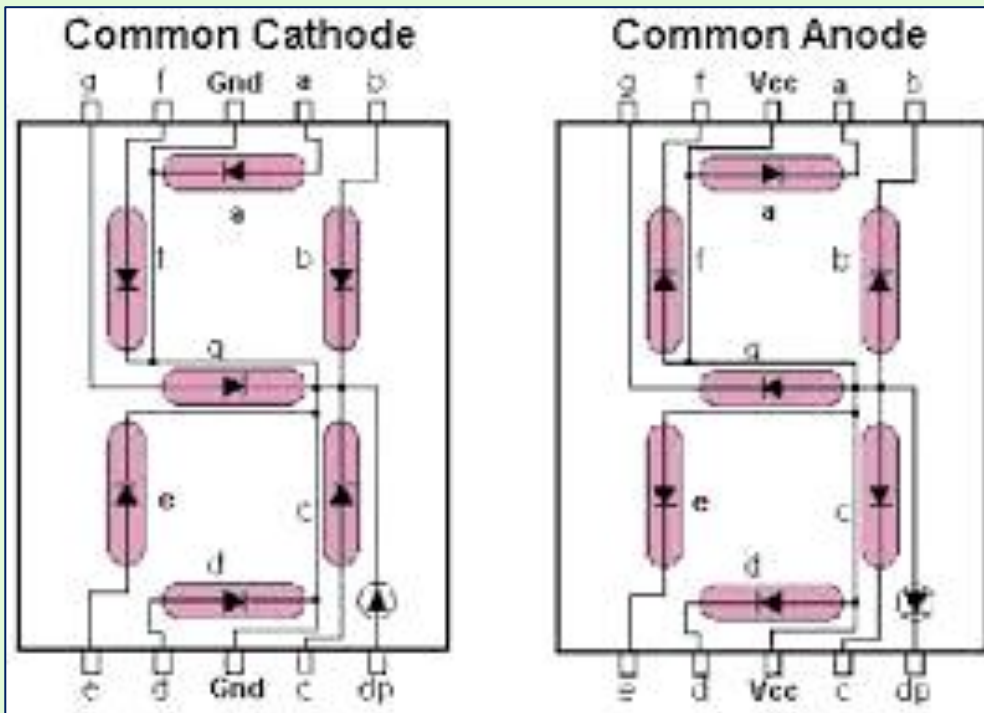


fig. 1

fig. 2

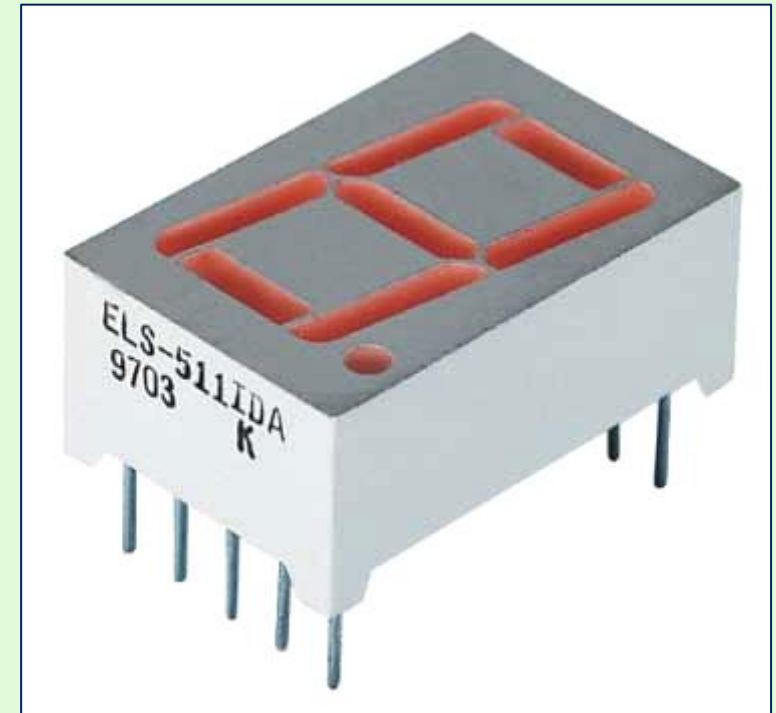


fig. 3

2. DECODER-DRIVER 4511 per display a 7 segmenti LED, a catodo comune

Questo circuito integrato è un **convertitore di codice binario**, che fornisce anche un guadagno di corrente (**Driver**), dato che le sue uscite, per far accendere (pilotare) i LED del display, devono erogare ciascuna circa **10 [mA]**.

[Le normali porte logiche TTL, come si sa, erogano, col livello alto, solo qualche centinaio di **microAmpere**]

I codici binari in IN variano tra 0000 e 1111 (D è il bit + significativo , con peso 2^3) e vengono trasformati in una stringa binaria a 7 bit, col valore alto su quelle uscite che devono far accendere i rispettivi LED del display, in modo da visualizzare la **cifra decimale** corrispondente al codice binario presente in IN.

Es: se il codice binario in IN è 0000 , devono valere 1 le OUT a,b,c,d,e,f, mentre g vale 0

TAVOLA DI VERITA'

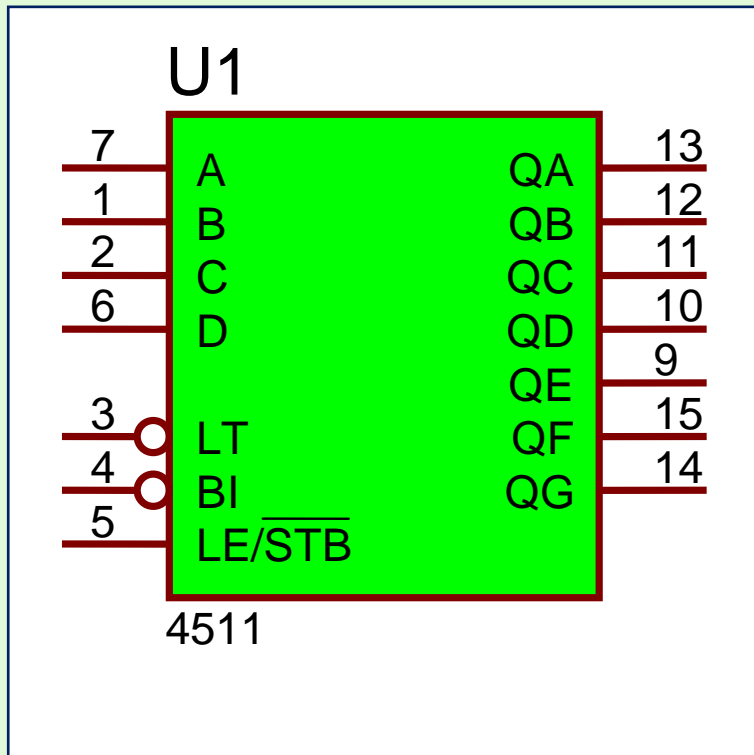


fig. 4

Per le combinazioni 1010, 1011, 1100, 1101, 1110, 1111, le uscite del decoder valgono **0** , per cui il display è spento .

D	C	B	A	a	b	c	d	e	f	g	CIFRA
0	0	0	0	1	1	1	1	1	1	0	0
0	0	0	1	0	1	1	0	0	0	0	1
0	0	1	0	1	1	0	1	1	0	1	2
0	0	1	1	1	1	1	1	0	0	1	3
0	1	0	0	0	1	1	0	0	1	1	4
0	1	0	1	1	0	1	1	0	1	1	5
0	1	1	0	0	0	1	1	1	1	1	6
0	1	1	1	1	1	1	0	0	0	0	7
1	0	0	0	1	1	1	1	1	1	1	8
1	0	0	1	1	1	1	0	0	1	1	9

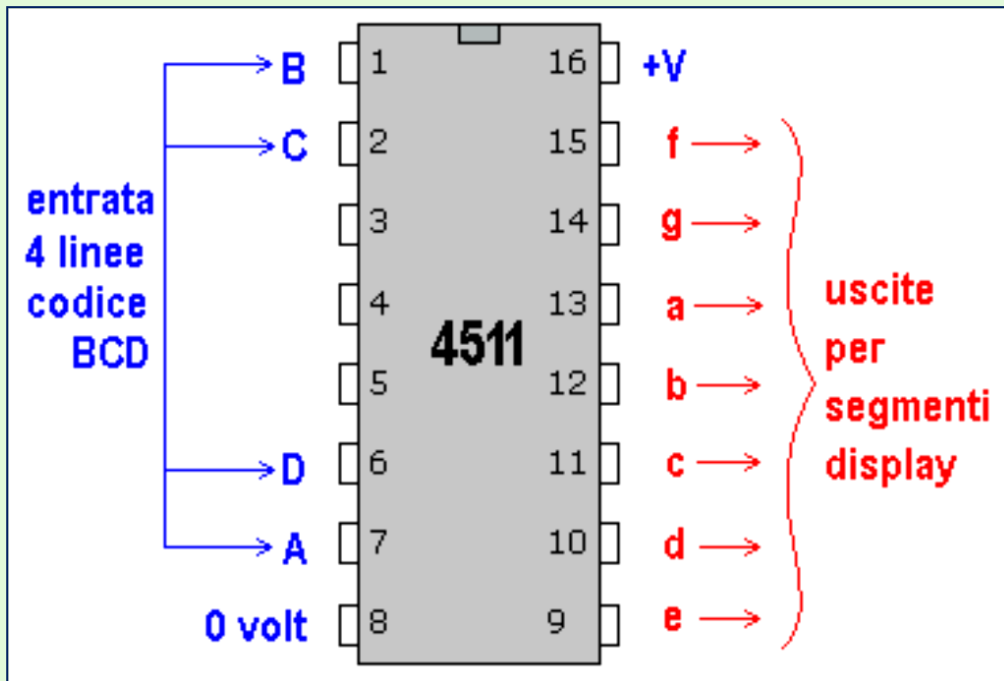


fig. 5

Piedinatura reale : il segno sul lato corto identifica la “testa” del C.I. (circuito integrato) ; il pin in alto a sx è il n° 1, scendendo vi sono i pin 2,3,4,5,6,7,8 ; sul lato dx, si prosegue con la numerazione in senso anti-orario, perciò salendo dal basso troviamo i pin 9,10,11,12,13,14,15,16.

INGRESSI DI CONTROLLO :

LT (attivo basso) - **LAMP TEST** : se collegato a GND, fa accendere la cifra **8** sul display; serve per controllare che tutti i LED siano funzionanti.

BI (attivo basso) - **BLANK INPUT** : si usa quando sono presenti più display, per visualizzare numeri a più cifre ; permette di tenere spenti i display degli zeri non significativi, cioè quelli in posizione + significativa, a sx, o meno significativa, a dx della virgola.

Es: si consideri il n° **00341, 570** ; gli zeri non significativi, che si possono perciò non visualizzare, sono i primi due a sx e l'ultimo a dx ; molto meglio visualizzare **341,57 risparmiando energia.**

LE/STB – LATCH ENABLE/STROBE : per far funzionare il decoder, bisogna collegare questo IN a GND.

3. CONTATORE ASINCRONO INTEGRATO 7493

E' costituito, al suo interno, da 4 Flip-Flop n.e.t. (che commutano cioè sui fronti di discesa del CK), ma il primo (FFA) non è collegato internamente agli altri 3 FF : se si collega a CKA un CK esterno, si vedrà l'uscita QA passare da Livello Alto (rosso) a Livello Basso (blu) con un periodo doppio rispetto a quello del CKA, questo perché l'uscita QA cambia stato logico solo sul fronte attivo (di discesa) di CKA.

Le altre uscite QB, QC, QD non cambiano stato.

[N.B. : per far contare i cicli di CK al dispositivo, bisogna collegare gli IN di controllo R0(1) e R0(2) a GND]

CONTATORE MODULO 2

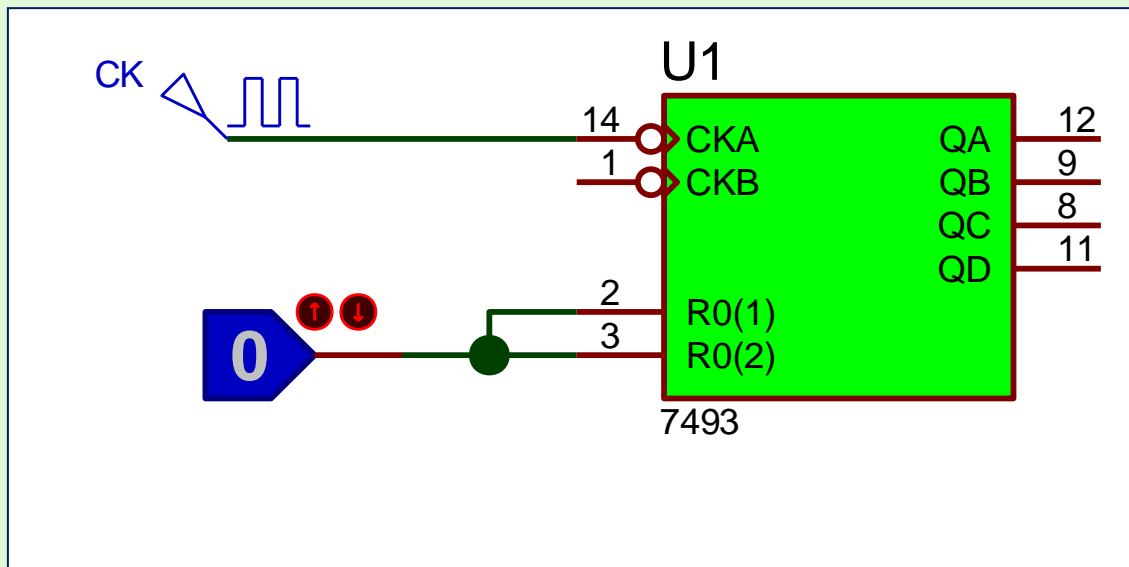


fig. 6

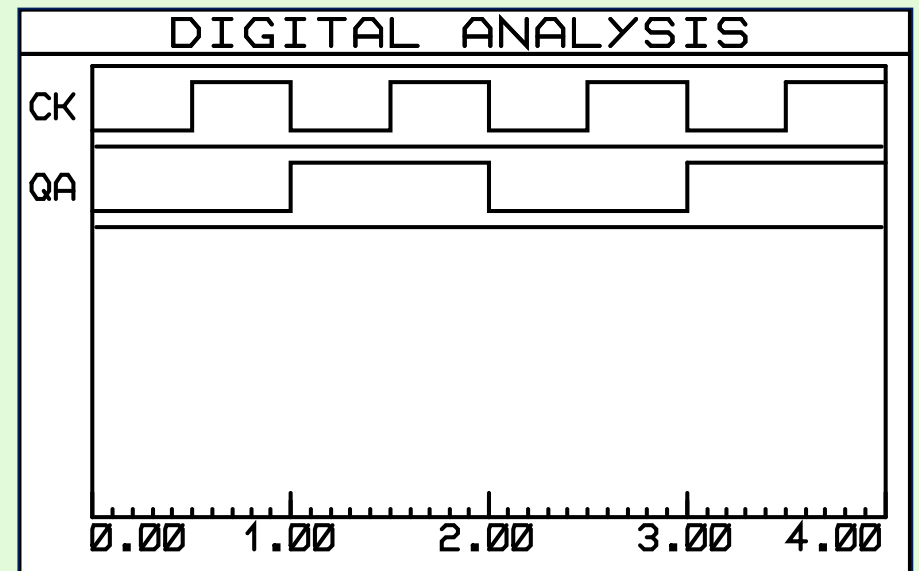


fig. 7

Collegando invece l'uscita QA a CKB e mantenendo il CK esterno su CKA, utilizzo tutti e 4 i FF, realizzando un contatore Modulo 16 : in figura si vede la situazione dopo 16 Tck, con le uscite tutte a livello alto (quadrato rosso)

CONTATORE MODULO 16

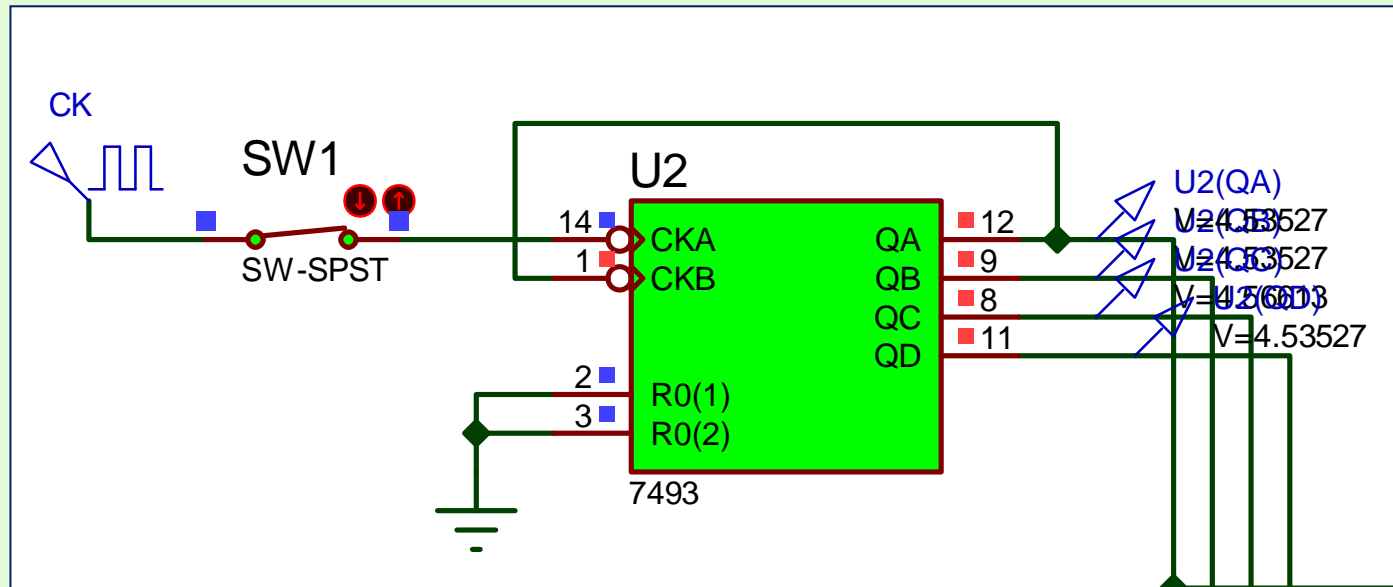


fig. 8

CRONOGRAMMA DEL CONTATORE MOD 16

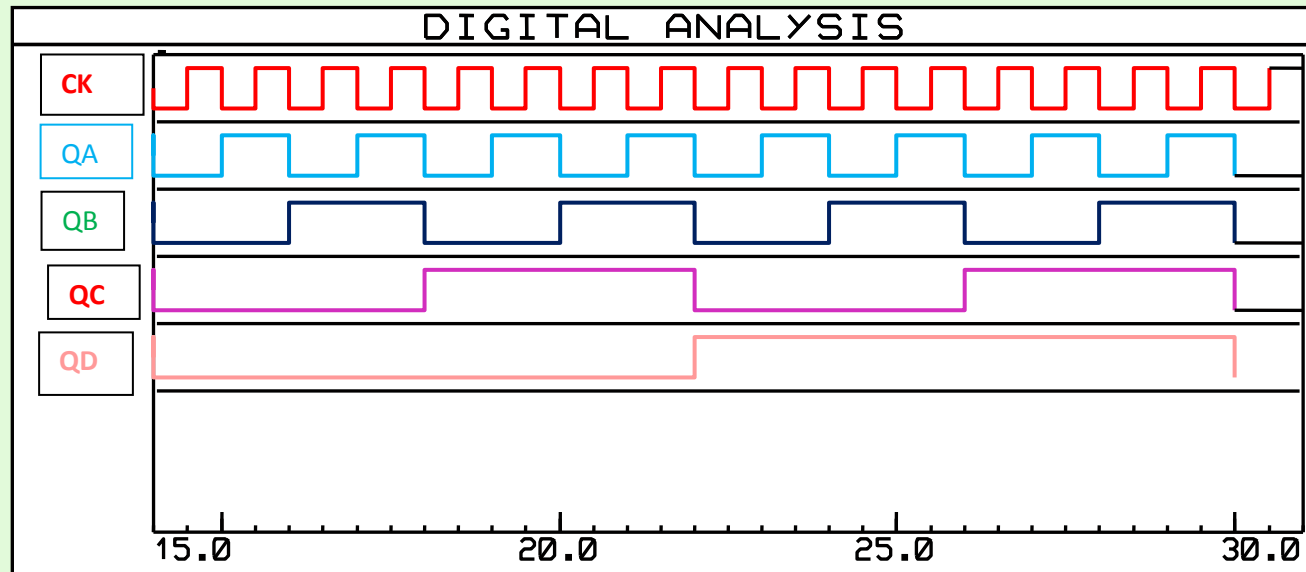


fig. 9

COLLEGANDO le USCITE QD e QB a R0(1) e R0(2) , ottengo il reset del contatore (e la partenza di un nuovo ciclo di conteggio UP da **0000** a **1001**), quando sulle uscite QD QC QB QA compare il codice binario **1010**.

CONTATORE MODULO 10

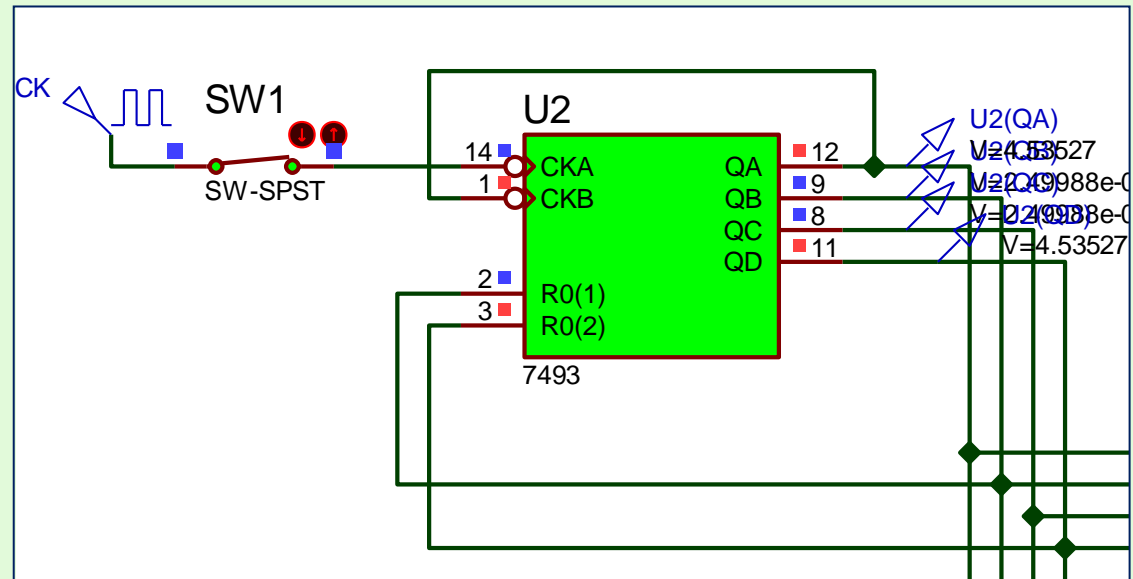


fig. 10

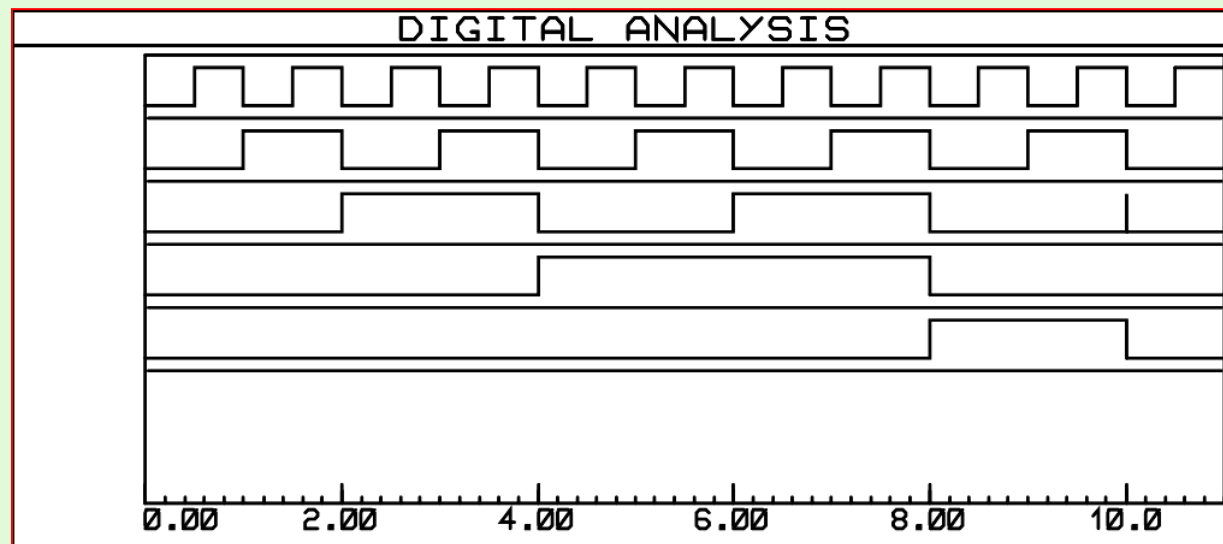
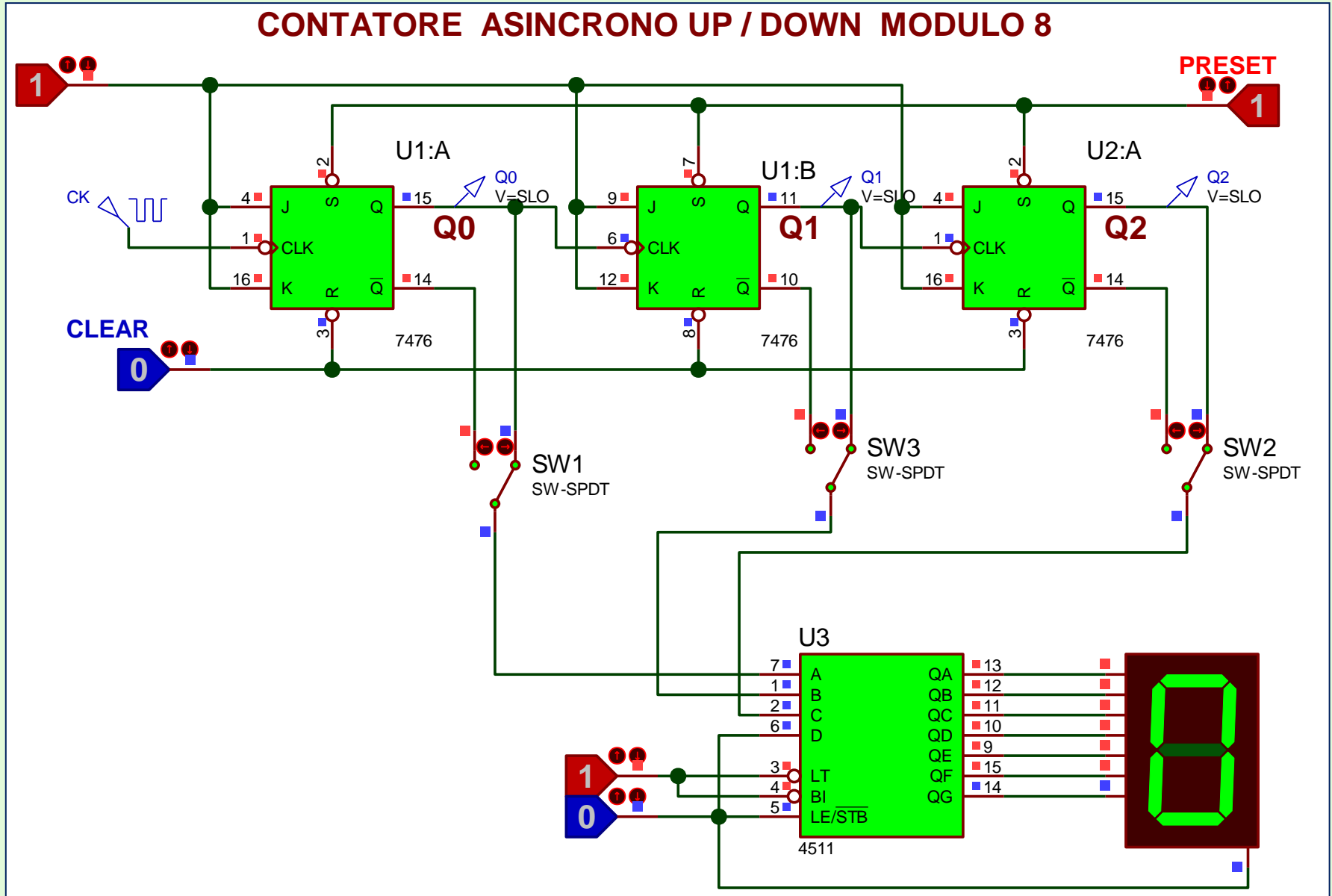


fig. 11

Si vede come il conteggio UP arrivi a **1001**, sul 10° fronte di discesa del CK e poi ricominci da **0000**.

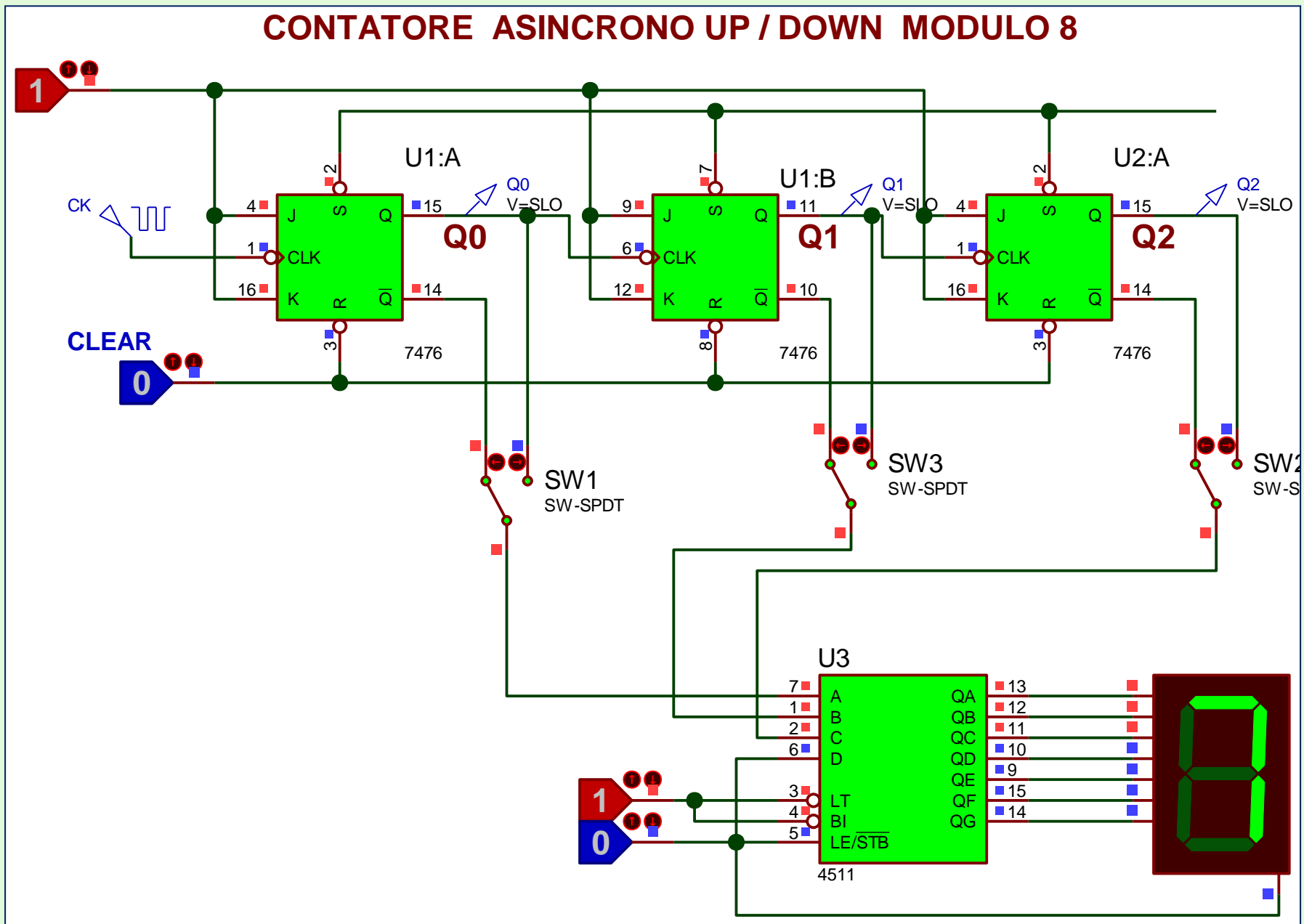
4. CONTATORE ASINCRONO UP/DOWN A MODULO VARIABILE [realizzato con 3 FF JK comandati in TOGGLE e ingressi asincroni di Preset e Clear]



Schema circuitale 2

Questa è la situazione con l'attivazione di **Clear**, tramite il Logic State = 0 e uscite **Q** collegate al 4511 >>>> **Q2=Q1=Q0=C=B=A=0** (D è posto sempre a 0), il display visualizza la cifra **0**

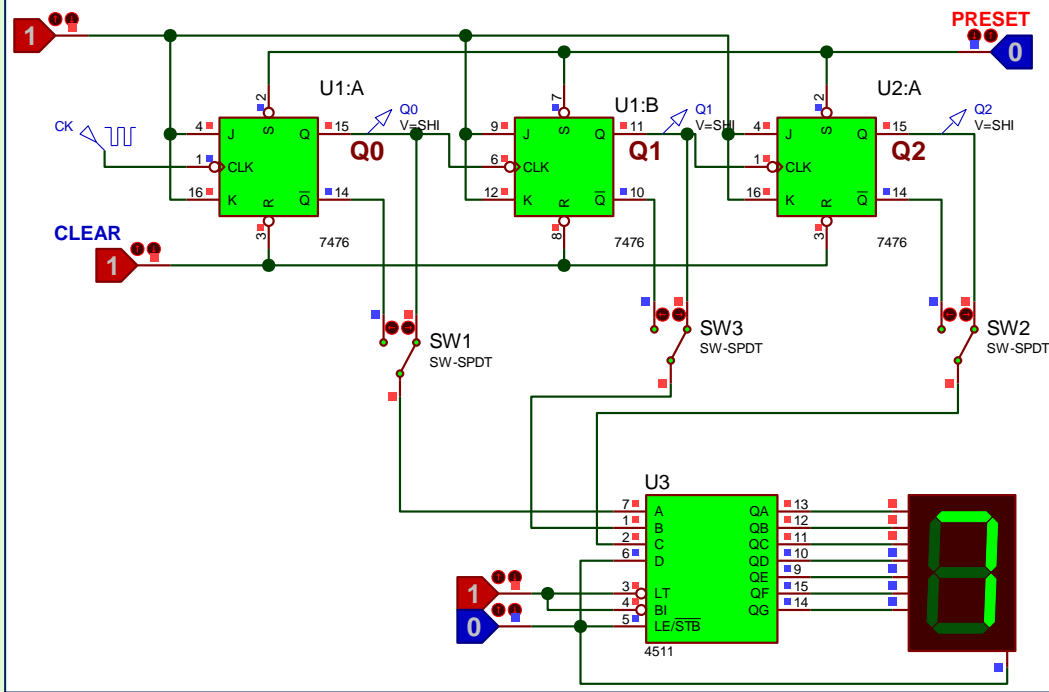
CONTATORE ASINCRONO UP / DOWN MODULO 8



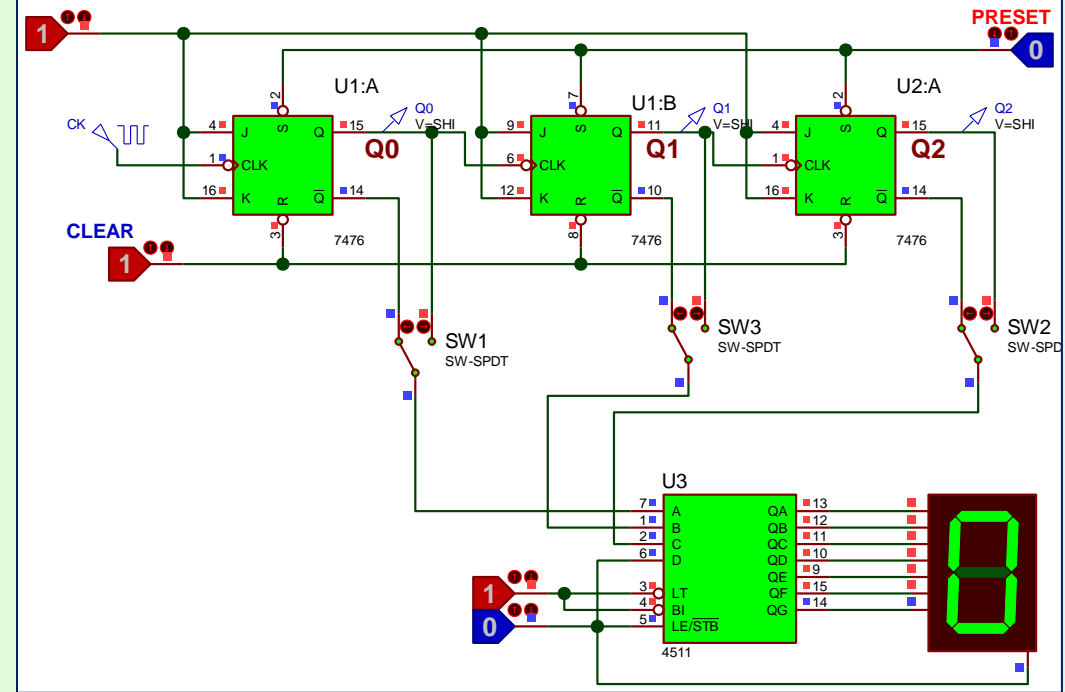
Schema circuitale 3

Questa è la situazione con l'attivazione di **Clear**, tramite il Logic State = 0 e uscite **Qnegate** collegate al 4511 >>>> $Q_n2=Q_n1=Q_n0=C=B=A=1$ (D è posto sempre a 0), il display visualizza la cifra 7

CONTATORE ASINCRONO UP / DOWN MODULO 8



CONTATORE ASINCRONO UP / DOWN MODULO 8



Schemi circuitali 4 - 5

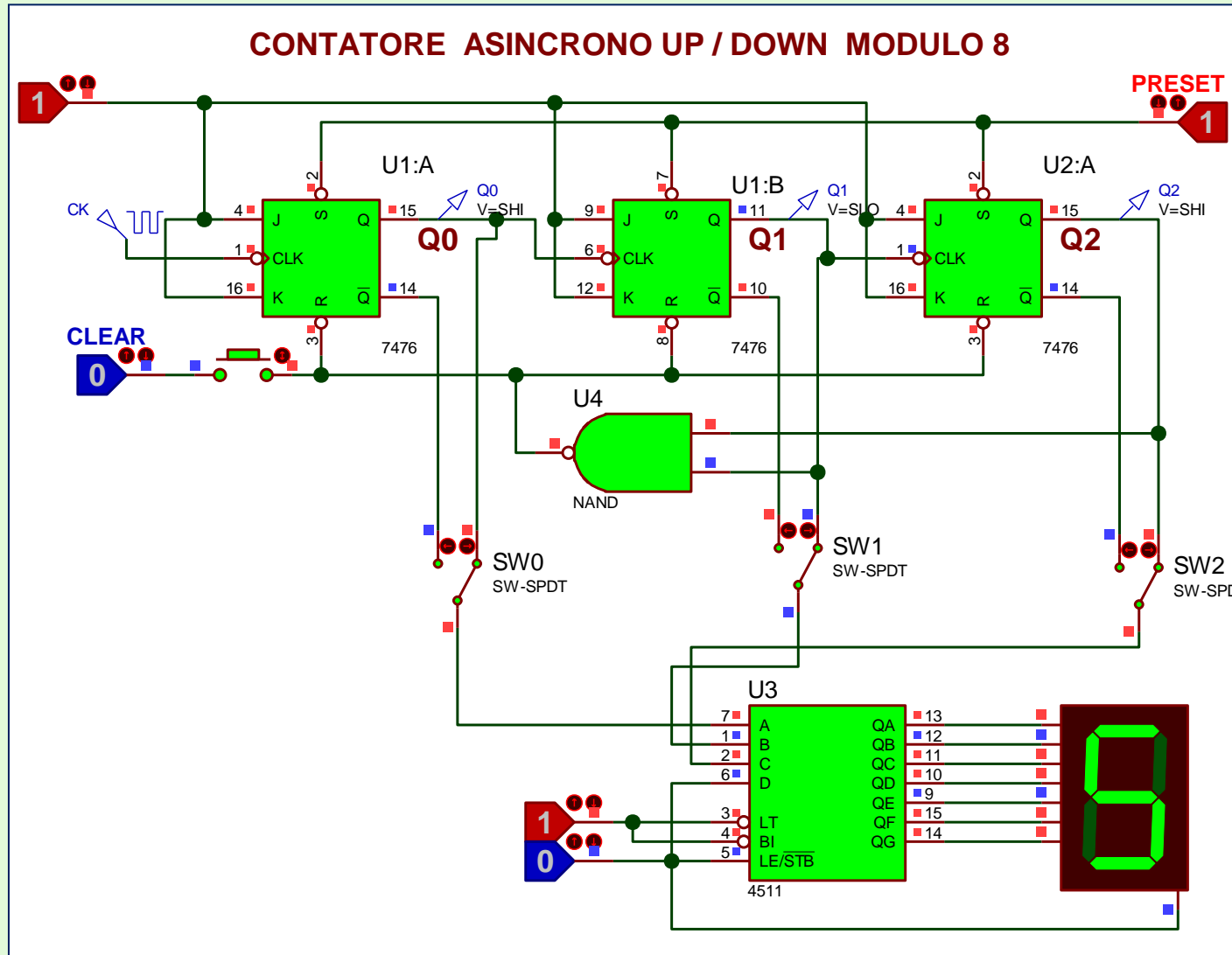
- **A sinistra**, la situazione con l'attivazione di **PRESET**, tramite il Logic State = 0 e uscite **Q** collegate al 4511 >>>> $Q_2=Q_1=Q_0=C=B=A=1$ (D é posto sempre a 0), il display visualizza la cifra **7**
- **A destra**, la situazione con l'attivazione di **PRESET**, tramite il Logic State = 0 e uscite **Q**negate collegate al 4511 >>>> $Q_n2=Q_n1=Q_n0=C=B=A=0$ (D é posto sempre a 0), il display visualizza la cifra **0**
- **Disattivando PRESET e CLEAR, il contatore effettuerà il conteggio UP MODULO 8 (da 0 a 7) sulle uscite Q e il conteggio DOWN (da 7 a 0) sulle uscite Qnegate.**
- **Per ottenere un conteggio UP di modulo inferiore, si può usare una porta logica NAND, la cui uscita va collegata ai 3 Reset dei FF ; i 2 IN della NAND devono essere collegati a una / due uscite Q, in base al valore prescelto per il Modulo.**

1° Esempio : si voglia ottenere un contatore UP Modulo 6 (da 0 a 5)

[N.B. : sempre usando lo schema circuitale 2]

L'ultimo codice binario che deve essere visualizzato su uscite $Q_2Q_1Q_0$ è **101**, per cui useremo la configurazione 110 per **resettare** il contatore e far ricominciare il conteggio UP da zero.

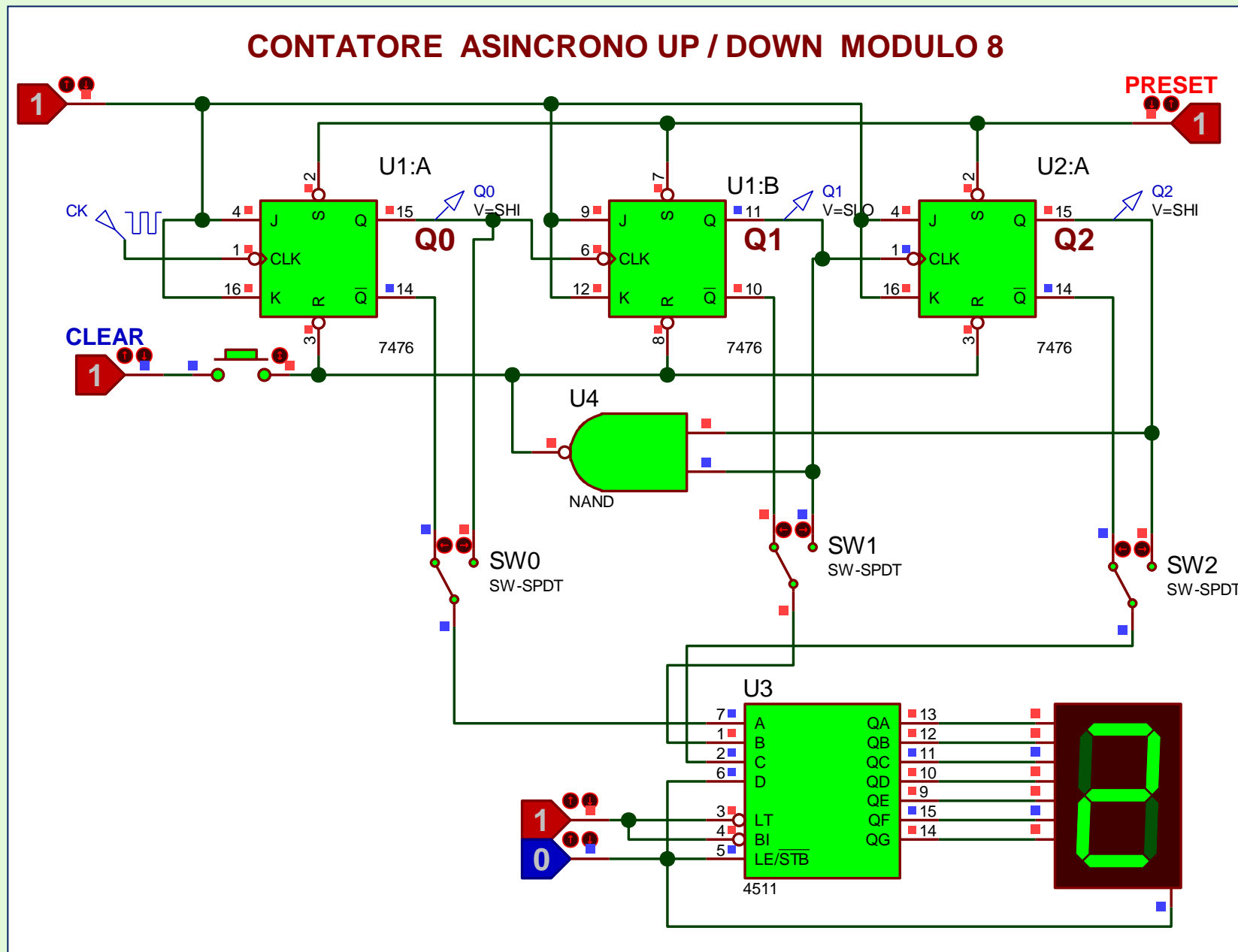
Collegiamo perciò ai 2 IN della NAND le uscite Q_2Q_1 : non appena esse assumono entrambe il valore 1 (e questo accade per la prima volta quando il contatore raggiunge lo stato logico **110**), l'uscita della NAND va a zero, si attivano i 3 reset dei FF, il contatore va nello stato **000**; di conseguenza l'uscita della NAND va a 1, i 3 Reset si auto disattivano e il contatore ricomincia a contare.



Schema circuitale 6

Ultima cifra visualizzata dal display, poi il conteggio UP riparte da zero.

Se, tramite gli Switch, si collegano le uscite Qnegate al 4511, si visualizza il conteggio down 7-6-5-4-3-2 , con ritorno a 7 e così via :



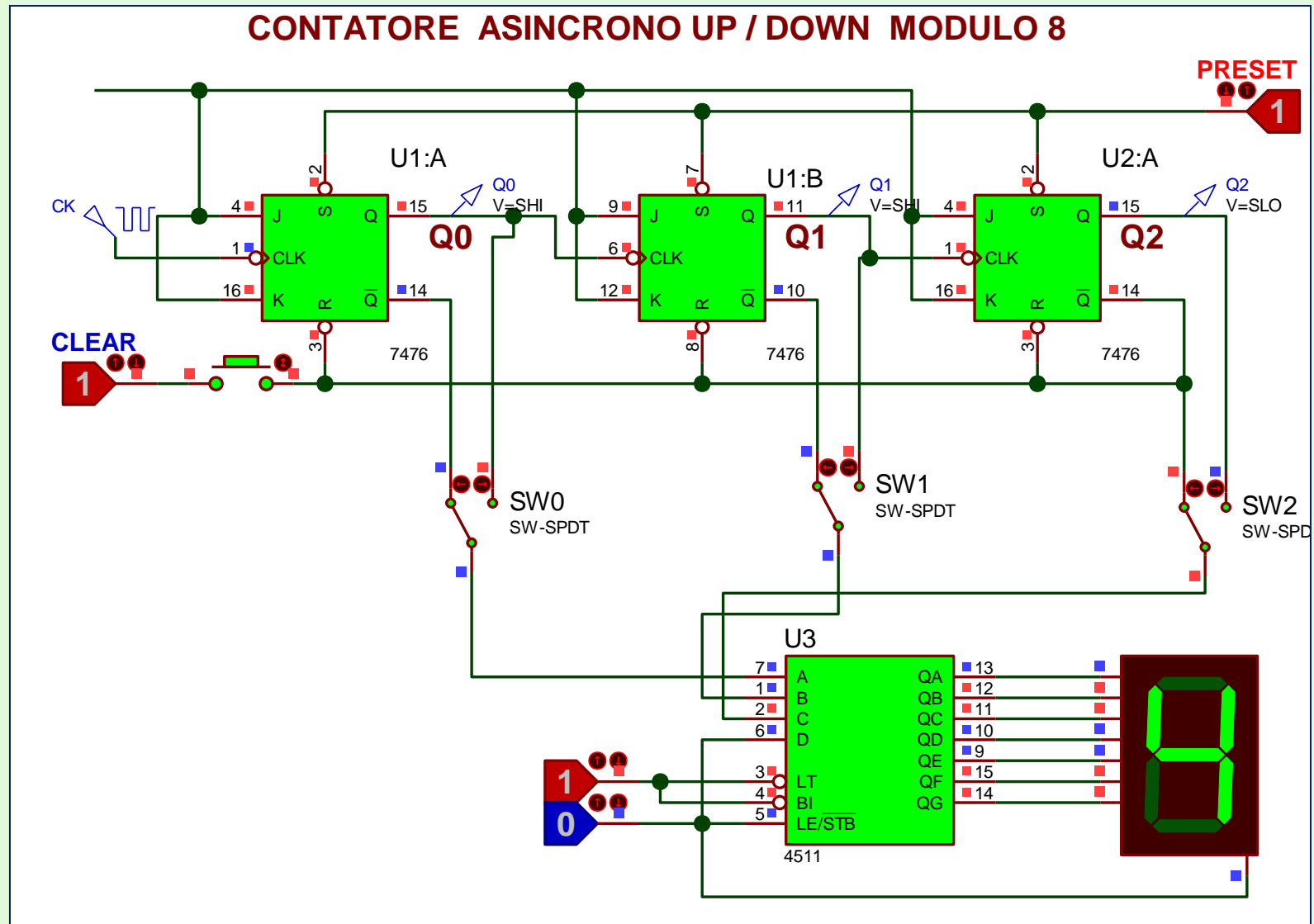
Schema circuitale 7

Ultima cifra visualizzata dal display, poi il conteggio DOWN riparte da 7.

2° Esempio : si voglia ottenere un contatore DOWN Modulo 4 (da 7 a 4)

[N.B. : sempre usando lo schema circuitale 3]

L'ultimo codice binario che deve essere visualizzato su uscite $Q_n Q_{n-1} Q_{n-2}$ è **100**, per cui useremo la configurazione **011** per **Reset** il contatore, cioè azzerare le uscite $Q_2 Q_1 Q_0$ e perciò far andare a livello alto $Q_n Q_{n-1} Q_{n-2}$, facendo ricominciare il conteggio da $(111)_2 = (7)_{10}$. Usiamo quindi l'uscita **Qneg2** e la colleghiamo ai 3 Reset dei FF:



Schema circuitale 8

Ultima cifra visualizzata dal display, poi il conteggio DOWN riparte da 7.