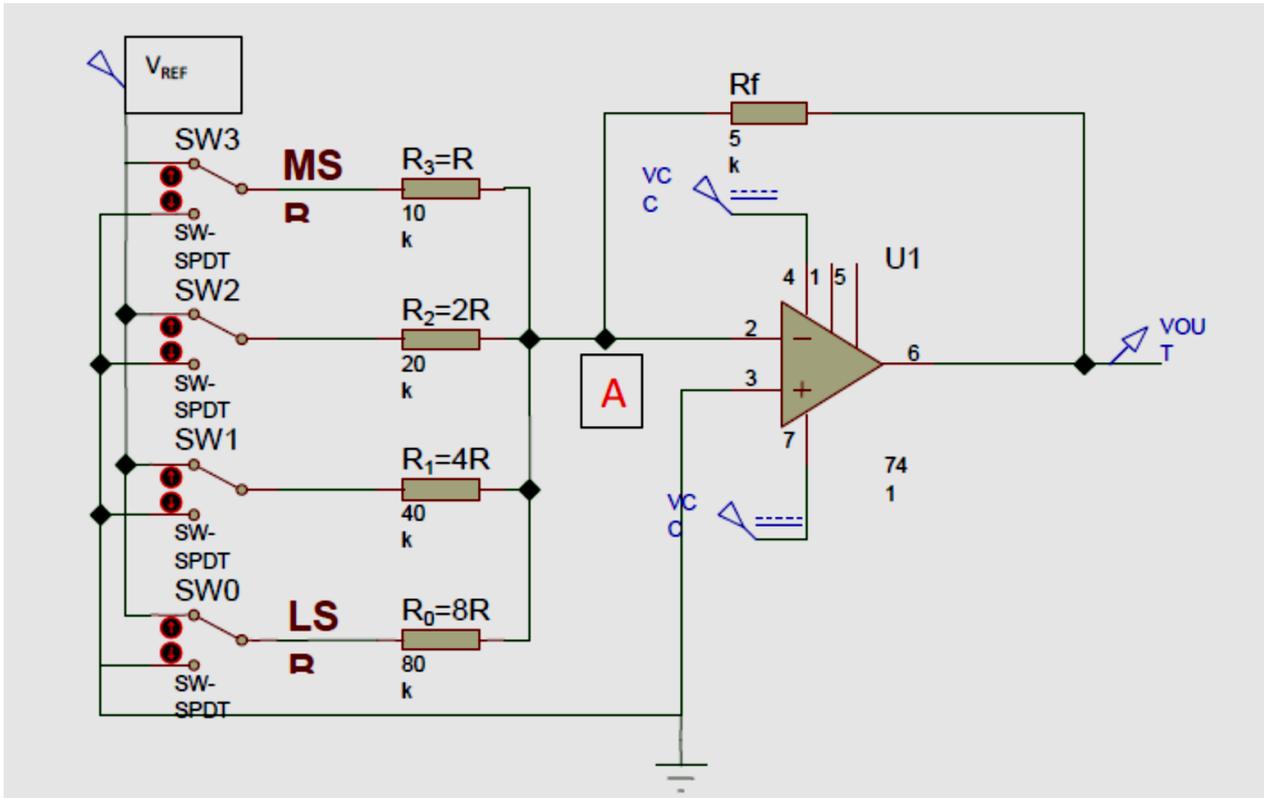


## ESERCIZI SU DAC - ADC

1.



a) Che circuito è e come funziona ?

b) Scrivi la formula relativa a  $v_{out}$  ( caso ideale), con i vari passaggi

c) Da quali errori può essere affetto questo circuito ?

d) Calcola i valori di  $v_{out}$ , con  $V_{ref} = -10 [V]$ ,  $V_{cc} = \pm 15 [V]$ , relativi ai codici di IN :

- 0101
- 1001
- 1101

e) Quanto vale  $V_{outmax}$ , se cambia il valore di  $R_f$  :

- $R_{f1} = 6 K$
- $R_{f2} = 10 K$  ?

f) Qual è il limite invalicabile per  $v_{out}$  ?

g) Come cambia la caratteristica IN-OUT se :

$R_3 = 10 K$     $R_2 = 19 K$     $R_1 = 41 K$     $R_0 = 79 K$     $R_f = 6 K$    ?

## 2.

<p><b>1. Il teorema di Shannon – Nyquist dice che un segnale analogico costituito da varie componenti armoniche di frequenza compresa tra <math>f_{min}</math> e <math>f_{max}</math> è campionato correttamente se :</b></p> <ul style="list-style-type: none"><li><input type="checkbox"/> <math>f_c = f_{max}</math></li><li><input type="checkbox"/> <math>f_{max} &lt; f_c &lt; 2 f_{max}</math></li><li><input type="checkbox"/> <math>f_c &lt; f_{min}</math></li><li><input type="checkbox"/> <math>f_c = 44.100</math> [ Hz ]</li><li><input type="checkbox"/> Nessuna delle precedenti</li></ul>	<p><b>2. D/A a resistori pesati : un valore di <math>R_f &gt;</math> di quello nominale provoca :</b></p> <ul style="list-style-type: none"><li><input type="checkbox"/> errore di guadagno , con <math>V_{out}</math> reale <math>&gt;</math> <math>V_{out}</math> nominale</li><li><input type="checkbox"/> errore di guadagno , con <math>V_{out}</math> reale <math>&lt;</math> <math>V_{out}</math> nominale</li><li><input type="checkbox"/> errore di offset</li><li><input type="checkbox"/> errore di non linearità</li><li><input type="checkbox"/> Nessuna delle precedenti</li></ul>
<p><b>3. D/A a resistori pesati con <math>N = 6</math> bit , <math>V_{FS} = -12</math> [V] , codice di IN = 101101 :</b></p> <ul style="list-style-type: none"><li><input type="checkbox"/> <math>V_{out} = 6,5625</math> [ V ]</li><li><input type="checkbox"/> <math>V_{out} = 5,3250</math> “</li><li><input type="checkbox"/> <math>V_{out} = 8,4375</math> “</li><li><input type="checkbox"/> <math>V_{out} = -8,4375</math> ”</li><li><input type="checkbox"/> Nessuna delle precedenti</li></ul>	<p><b>4. A/D flash a 3 bit con <math>V_{FS} = 5</math> [V] e <math>V_{in} = 2,7</math> [ V ] : il codice di OUT è :</b></p> <ul style="list-style-type: none"><li><input type="checkbox"/> 111</li><li><input type="checkbox"/> 110</li><li><input type="checkbox"/> 100</li><li><input type="checkbox"/> 101</li><li><input type="checkbox"/> Nessuna delle precedenti</li></ul>
<p><b>5. A/D a gradinata con <math>N = 8</math> bit , <math>V_{FS} = -10</math> [ V ] , <math>V_{in} = 3,54</math> [V] :</b></p> <p><b>il codice in Out è :</b></p> <ul style="list-style-type: none"><li><input type="checkbox"/> 01110010</li><li><input type="checkbox"/> 01011010</li><li><input type="checkbox"/> 01011011</li><li><input type="checkbox"/> 10000111</li><li><input type="checkbox"/> Nessuna delle precedenti</li></ul>	<p><b>6. Con riferimento al quesito 5, se <math>T_{ck} = 1</math> [us], il tempo di conversione per la <math>V_{in} = 4,2</math> [V] é :</b></p> <ul style="list-style-type: none"><li><input type="checkbox"/> 91 [us]</li><li><input type="checkbox"/> 40 “</li><li><input type="checkbox"/> 256 “</li><li><input type="checkbox"/> 114 “</li><li><input type="checkbox"/> Nessuna delle precedenti</li></ul>
<p><b>7. L' errore di non linearità nei D/A è provocato da :</b></p> <ul style="list-style-type: none"><li><input type="checkbox"/> valore di <math>R_f &gt;</math> di quello nominale ( <math>R_{min} / 2</math> )</li><li><input type="checkbox"/> valore di <math>R_f &lt;</math> di quello nominale ( <math>R_{min} / 2</math> )</li><li><input type="checkbox"/> valori dei Resistori , associati ai vari bit , non nominali ( cioè uno doppio dell'altro) .</li><li><input type="checkbox"/> Ampli Operaz.</li><li><input type="checkbox"/> Nessuna delle precedenti</li></ul>	<p><b>8. Per diminuire l'errore di quantizzazione negli A/D bisogna :</b></p> <ul style="list-style-type: none"><li><input type="checkbox"/> aumentare <math>f_c</math> ( freq. di campionamento )</li><li><input type="checkbox"/> aumentare il n° di bit</li><li><input type="checkbox"/> ridurre il n° di bit</li><li><input type="checkbox"/> aumentare <math>V_{FS}</math></li><li><input type="checkbox"/> Nessuna delle precedenti</li></ul>

3.

<p><b>1. Il teorema di Shannon dice che un segnale analogico costituito da varie armoniche di frequenza compresa tra <math>f_{min}</math> e <math>f_{max}</math> è campionato correttamente se :</b></p> <ul style="list-style-type: none"><li><input type="checkbox"/> <math>f_c = 44.100</math> [ Hz]</li><li><input type="checkbox"/> <math>f_c &gt; 2 f_{max}</math></li><li><input type="checkbox"/> <math>f_c &lt; 2 f_{max}</math></li><li><input type="checkbox"/> <math>f_c = f_{max}</math></li><li><input type="checkbox"/> Nessuna delle precedenti</li></ul>	<p><b>2. D/A a resistori pesati : valori dei resistori ( in serie agli interruttori ) diversi da quelli nominali provocano</b></p> <ul style="list-style-type: none"><li><input type="checkbox"/> errore di guadagno , con <math>V_{out}</math> reale <math>&gt;</math> <math>V_{out}</math> nominale</li><li><input type="checkbox"/> errore di guadagno , con <math>V_{out}</math> reale <math>&lt;</math> <math>V_{out}</math> nominale</li><li><input type="checkbox"/> errore di non linearità</li><li><input type="checkbox"/> errore di offset</li><li><input type="checkbox"/> Nessuna delle precedenti</li></ul>
<p><b>3. D/A a resistori pesati con <math>N = 8</math> bit , <math>V_{FS} = - 10</math> [V] , codice di IN = 11101111 :</b></p> <ul style="list-style-type: none"><li><input type="checkbox"/> <math>V_{out} = 4,87</math> [ V ]</li><li><input type="checkbox"/> <math>V_{out} = 5,31</math> “</li><li><input type="checkbox"/> <math>V_{out} = 9,34</math> “</li><li><input type="checkbox"/> <math>V_{out} = - 9,34</math> «</li><li><input type="checkbox"/> Nessuna delle precedenti</li></ul>	<p><b>4. A/D flash a 3 bit con <math>V_{FS} = 10</math> [V ] e <math>V_{in} = 6,3</math> [V] : il codice di OUT è</b></p> <ul style="list-style-type: none"><li><input type="checkbox"/> 011</li><li><input type="checkbox"/> 100</li><li><input type="checkbox"/> 010</li><li><input type="checkbox"/> 101</li><li><input type="checkbox"/> Nessuna delle precedenti</li></ul>
<p><b>5. A/D a gradinata con <math>N = 6</math> bit , <math>V_{FS} = - 6</math> [ V ] , <math>V_{in} = 4,2</math> [ V ] , il codice in Out è :</b></p> <ul style="list-style-type: none"><li><input type="checkbox"/> 001111</li><li><input type="checkbox"/> 011100</li><li><input type="checkbox"/> 101100</li><li><input type="checkbox"/> 101101</li><li><input type="checkbox"/> Nessuna delle precedenti</li></ul>	<p><b>6. Con riferimento al quesito 5, se <math>T_{ck} = 1</math> [us], il tempo di conversione per la <math>V_{in} = 4,2</math> [V] é :</b></p> <ul style="list-style-type: none"><li><input type="checkbox"/> 44 [us]</li><li><input type="checkbox"/> 45 “</li><li><input type="checkbox"/> 64 “</li><li><input type="checkbox"/> 15 “</li><li><input type="checkbox"/> Nessuna delle precedenti</li></ul>
<p><b>7 Per diminuire l'errore di quantizzazione di un A/D bisogna :</b></p> <ul style="list-style-type: none"><li><input type="checkbox"/> ridurre il <math>n^\circ</math> di bit</li><li><input type="checkbox"/> diminuire <math>f_c</math></li><li><input type="checkbox"/> aumentare <math>f_c</math></li><li><input type="checkbox"/> aumentare <math>V_{FS}</math></li><li><input type="checkbox"/> Nessuna delle precedenti</li></ul>	<p><b>8. Nell' ADC ad approssimazioni successive, se al primo confronto <math>V_{in} &gt; V_{DAC}</math> interno, cosa succede nel SAR ?</b></p> <ul style="list-style-type: none"><li><input type="checkbox"/> MSB viene azzerato e si shifta l'1 a dx</li><li><input type="checkbox"/> MSB viene mantenuto a 1 e lo si shifta a dx</li><li><input type="checkbox"/> LSB viene azzerato e si shifta l'1 a sx</li><li><input type="checkbox"/> LSB viene mantenuto a 1 e lo si shifta a sx</li><li><input type="checkbox"/> Nessuna delle precedenti</li></ul>